

Vedecká rada Fakulty elektrotechniky a informatiky
Slovenskej technickej univerzity v Bratislave

Ing. Filip Guemann

Kov-oxid-polovodič (MOS) štruktúry na GaAs

Autoreferát dizertačnej práce

na získanie vedecko-akademickej hodnosti philosophiae doctor

vo vednom odbore doktorandského štúdia:
v študijnom programe :

5.2.13 Elektronika
Mikroelektronika

Bratislava, 2015

Dizertačná práca bola vypracovaná v dennej forme doktorandského štúdia na Elektrotechnickom ústave Slovenskej akadémie vied v Bratislave.

Predkladateľ: **Ing. Filip Gučmann**
Oddelenie III-V polovodičov
Elektrotechnický ústav SAV
Dúbravská cesta 9, 841 04 Bratislava

Školiteľ: **RNDr. Dagmar Gregušová, CSc.**
Oddelenie III-V polovodičov
Elektrotechnický ústav SAV
Dúbravská cesta 9, 841 04 Bratislava

Školiteľ špecialista: **Ing. Róbert Kúdela, CSc.**
Oddelenie III-V polovodičov
Elektrotechnický ústav SAV
Dúbravská cesta 9, 841 04 Bratislava

Oponenti: **prof. Ing. Ivan Hotový, DrSc.**
Ústav elektroniky a fotoniky
Fakulta Elektrotechniky a Informatiky STU
Ilkovičova 3, 812 19 Bratislava

Ing. Andrej Vincze, PhD.
Medzinárodné laserové centrum
Ilkovičova 3, 841 04 Bratislava

Autoreferát bol rozoslaný dňa:

Obhajoba dizertačnej práce sa koná dňa o hod. pred komisiou pre obhajobu dizertačnej práce v odbore doktorandského štúdia 5.2.13 Elektronika, vymenovanou predsedom spoločnej odborovej komisie na Elektrotechnickom ústave SAV, Dúbravská cesta 9, v zasadačke ústavu.

.....
prof. Dr. Ing. Miloš Oravec
Dekan FEI STU
Ilkovičova 3, 812 19 Bratislava

Úvod

Polovodičové materiály zo skupiny arzenidov (III-As) si počas uplynulých desaťročí vyslúžili vysokú pozornosť vďaka ich výnimočne vysokým hodnotám pohyblivosti elektrónov, ako aj schopnosti vytvárať heteroštruktúry. Vďaka týmto vlastnostiam umožňujú súčiastky vytvorené z týchto materiálov dosahovať vyššie pracovné frekvencie a zároveň nižšie energetické nároky. Avšak na to, aby nové elektronické zariadenia mohli profitovať z ich vlastností, je potrebné prekonať niektoré technologické prekážky. Jednou z najväčších výziev pre súčiastky využívajúce štruktúry kov-oxid-polovodič na III-As a všeobecne aj na III-V materiáloch zostáva vyvinutie vhodnej metódy pre reprodukovateľnú výrobu veľkoplošných rozhraní oxid/polovodič vysokej štruktúrnej aj elektrickej kvality s nízkou hustotou nábojových pascí, ktoré sú pri ich vysokej koncentrácii zodpovedné za prichytenie (ďalej „pinovanie“) Fermiho hladiny (angl. Fermi level pinning). V tejto práci sme skúmali možnosti techník in situ pasivácie a riadenej oxidácie povrchu GaAs a ich vplyv na činnosť polom riadených tranzistorov s heteroštruktúrou, kde takto ošetrovaný GaAs slúžil ako vrchná krycia vrstva.

Predkladaná dizertačná práca je členená do štyroch významovo ucelených kapitol a začína teoretickým prehľadom, ktorý pokrýva fyzikálne princípy kondenzátorov typu kov-oxid-polovodič a polom riadených tranzistorov využívajúcich tieto štruktúry. Ako polovodičový materiál je tu z historického hľadiska uvažovaný kremík. Kapitola ďalej pojednáva o Mooreovom zákone a o výhodách a problémoch pri zmenšovaní polovodičových súčiastok, ktorým v súčasnosti polovodičový priemysel čelí. Nakoniec sú prezentované výhody polovodičových materiálov skupiny III-As a taktiež súčasné prekážky pri výrobe súčiastok z nich.

Druhú kapitolu tvorí prehľad literatúry, ktorý je zameraný na významé vedecké príspevky v súvislosti s touto dizertačnou prácou. Kapitola je ďalej delená do dvoch sekcií, z ktorej prvá ponúka čitateľovi prehľad oxidačných techník GaAs a druhá mapuje možnosti pasivácie jeho povrchu, obe zvolené s ohľadom na ich uplatnenie v technológii prípravy polom riadených tranzistorov.

Tretia kapitola popisuje technologické postupy prípravy vozriek použitých v tejto práci. Zvláštny dôraz je venovaný in situ metóde pasivácie GaAs tenkou vrstvou AlO_x , mokrej oxidácii GaAs za pomoci UV žiarenia (z angl. photowashing) a oxidácii GaAs pomocou O_2 plazmy.

Štvrtá kapitola je venovaná prezentácii a interpretácii dosiahnutých výsledkov, ktoré potvrdzujú prínos použitých techník pri príprave vysokokvalitných rozhraní oxid/GaAs, vyžadovaných pre budúcu spoľahlivú elektroniku založenú na polovodičových materiáloch skupiny III-As.

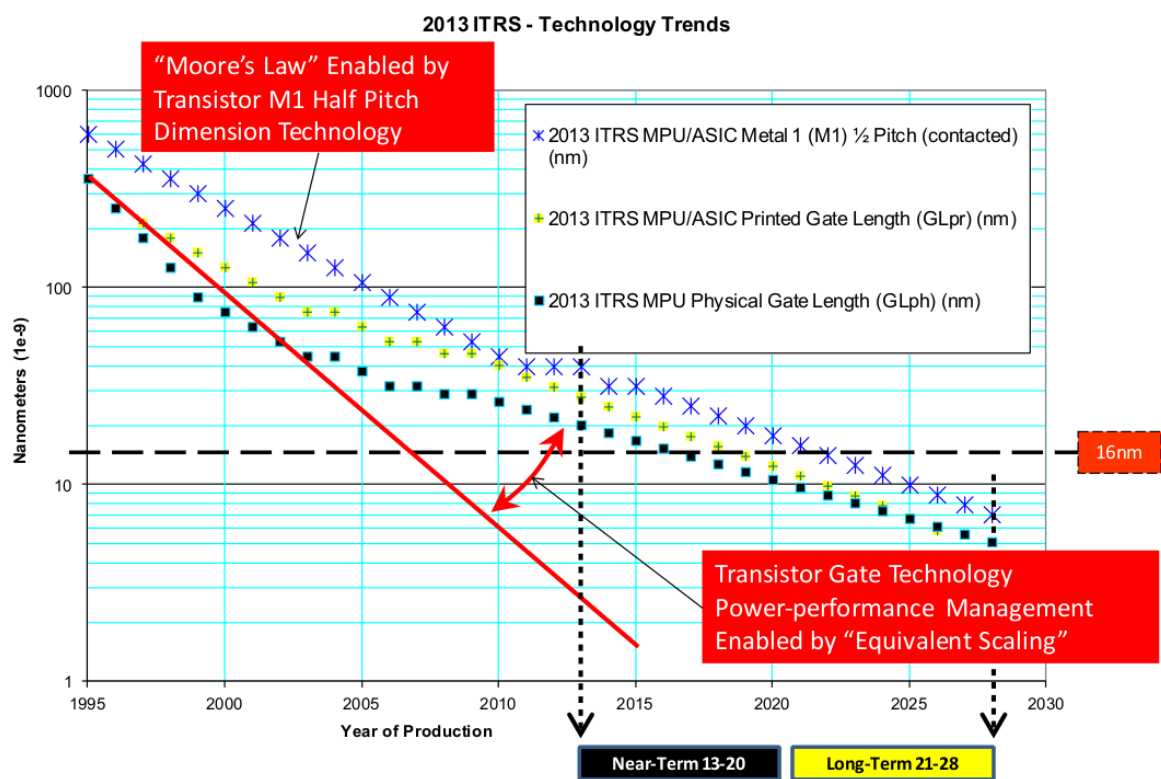
Ciele dizertačnej práce

1. Prehľad existujúcich techník oxidácie a/alebo pasivácie vrstiev GaAs na účely ich využitia v poľom riadených tranzistoroch s heteroštruktúrou na báze GaAs s nízkou hustotou nábojových pascí.
2. Vyhodnotenie vplyvu hradlovej izolácie a/alebo pasivácie prístupových oblastí na vlastnosti poľom riadených tranzistorov s heteroštruktúrou GaAs/InGaAs pomocou vrstiev AlO_x pripravených in situ technológiou.
3. Vyhodnotenie štruktúrnych vlastností oxidových vrstiev na báze GaAs, pripravených technikami mokrej oxidácie za súčasného pôsobenia UV žiarenia a oxidácie v O_2 plazme.
4. Vyhodnotenie vplyvu koncentrácie donorov v GaAs na rýchlosť rastu oxidových vrstiev pomocou techník mokrej oxidácie GaAs za súčasného pôsobenia UV žiarenia a jeho oxidácie v O_2 plazme.
5. Vyhodnotenie štruktúrnych a elektrických vlastností poľom riadených tranzistorov s heteroštruktúrou GaAs/InGaAs s krycou vrstvou GaAs oxidovanou v O_2 plazme.

Súčasný stav problematiky

Kondenzátory typu kov-oxid-polovodič (MOS) sú dôležitým, vysokocitlivým diagnostickým nástrojom vo výskumnej sfére, kde slúžia najmä na určovanie kvality použitej dielektrickej vrstvy ako aj rozhraní oxid/polovodič a oxid/kov. Z nich odvodené poľom riadené tranzistory s izolovaným hradlom (MOSFET) tvoria zasa podstatnú časť produkcie polovodičového priemyslu, kde tvoria základné prvky napät'ovo-viazaných súčiastok, prechavých aj neprechavých počítačových pamätí a logických integrovaných obvodov vrátane procesorov vďaka nízkym energetickým nárokom a vysokej výrobnéj výťažnosti. Keďže MOSFET je unipolárna súčiastka, rozlišujeme dva základné typy podľa využívaného druhu majoritných nosičov náboja - n-kanálový MOSFET využívajúci elektróny a p-kanálový MOSFET využívajúci diery. V súčasnosti je ako základný polovodičový materiál na výrobu MOSFET-ov využívaný prevažne kremík. Donedávna bol ako hradlové dielektrikum využívaný SiO_2 , postupne ho však v najmodernejších aplikáciách nahrádzajú materiály s vysokou hodnotou relatívnej permitivity ako Al_2O_3 a HfO_2 . Integrované obvody využívajúce MOSFET-y sú intenzívne vyvíjané už od svojho počiatku, čo bolo umožnené najmä postupným znižovaním výrobných nákladov a pridávaním nových

funkčností. Postupný vývin vo výrobe integrovaných obvodov nastal aj vďaka práci Gordona Moorea „Cramming more components onto integrated circuit” z roku 1965 [1], kde na základe dovedajšieho vývoja predpovedal, že cena integrovaných obvodov klesne s každým ďalším zvýšením hustoty integrácie, čiže zmenšením použitých súčiastok. Tiež predpovedal, že počet integrovaných komponentov sa zdvojnásobí každé 2 roky. Tento Mooreov zákon popisujúci evolúciu integrovaných obvodov je s drobnými zmenami platný už 40 rokov. Celosvetové konzorcium expertov z polovodičového výskumu a priemyslu (ITRS) uverejňuje vo svojich správach spôsoby ako riešiť náročné výzvy v systéme integrácie, vývoja súčiastok a štruktúr tak, aby celkový vývoj podliehal Mooreovmu zákonu.

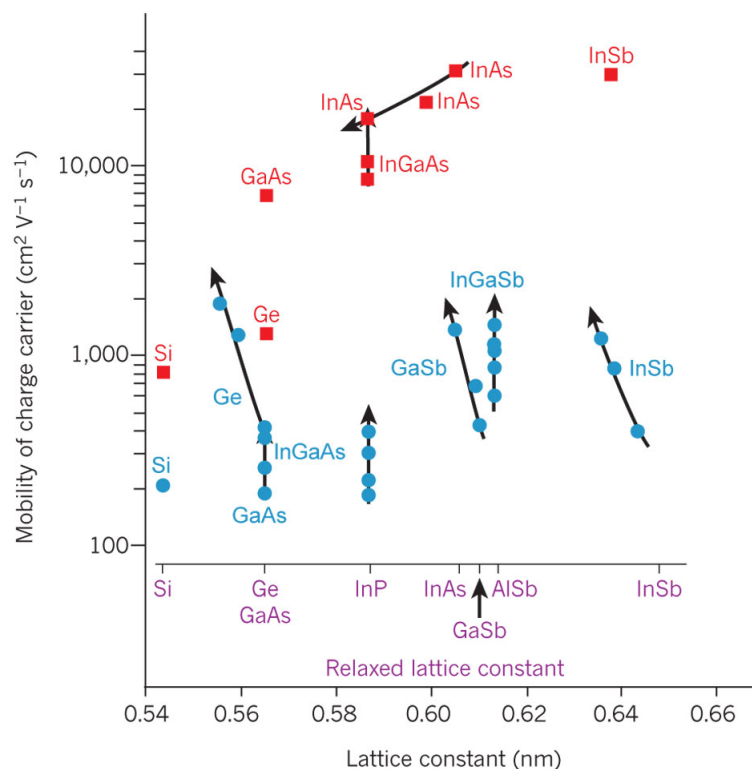


Obr. 1: Krátko a dlhodobá prognóza zmenšovania rozmerov tranzistorov pre mikroprocesory a špeciálne aplikácie podľa ITRS, prevzaté z [2].

Year of Production ["Risk Start" Production; followed by HVM]	2013	2014	2015	2016	2017	2018	2019	2020
Logic Industry "Node Name" Labeling (nm) [based on 0.71x reduction per "Node Name" (extended on 2yr pace from 2013)]	"16/14"		"10"		"7"		"5"	
MPU/ASIC Metal 1 (M1) 1/2 Pitch (nm)[1,2] (nm)	40	31.8	31.8	28.3	25.3	22.5	20.0	17.9
MPU High-Performance Physical Gate Length (GLph) (nm)	20.2	18.4	16.8	15.3	14.0	12.8	11.7	10.65
ASIC/Low Standby Power Physical Gate Length (nm)	23.0	21.0	19.2	17.5	16.0	14.6	13.3	12.1

Tab. 1: Krátko a dlhodobá prognóza zmenšovania rozmerov tranzistorov pre mikroprocesory a špeciálne aplikácie podľa ITRS, prevzaté z [2].

Jednotlivé generácie polovodičových súčiastok používaných vo vysokom stupni integrácie popisuje parameter nód (angl. node alebo half-pitch), čo je polovica najmenšej vzdialenosti dvoch kovových prívodov v prvej metalizačnej úrovni (M1). ITRS vo svojich posledných správach [3, 4, 2] naznačuje nárast technologických problémov s každou ďalšou nódou. Do roku 2020 by mali napr. rozmery polovice najmenšieho rozostupu v metalizačnej úrovni M1 klesnúť zo súčasných 31,8 nm na 17,9 nm a rozmery dĺžky hradlového kontaktu z 16,8 nm na 10,65 nm ako dokumentujú Obr. 1 a Tab. 1. Kvôli zachovaniu prijateľných elektrostatických vlastností budú musieť byť rovnako zmenšené aj celkové rozmery MOSFET-ov, hrúbok hradlových dielektrík a kovových prívodov. Vďaka tomu sú však negatívne ovplyvňované fyzikálne vlastnosti týchto vrstiev ako sú relatívna permitivita a výstupná práca. Navyše sa so zmenšovaním plochy kontaktov zvyšuje ich kontaktný odpor a so stenčovaním hradlovej izolácie významne narastajú zvodové prúdy. Napriek tomu musí technológia zabezpečiť, aby boli všetky potrebné parametre udržiavané v požadovaných medziach.



Obr. 2: Najvyššie dosiahnuté pohyblivosti elektrónov (červené štvorčky) a dier (modré krúžky) pri izbovej teplote pre rôzne polovodičové materiály v závislosti od ich mriežkového parametra. Hodnoty zahŕňajú inverzné vrstvy aj kvantové jamy a sú zobrazené pre všetky plošné koncentrácie nosičov náboja. Vplyv dvojsového pnutia je znázornený šípkou v smere jeho nárastu, prevzaté z [5].

Kremík a SiO_2 boli takmer až dodnes dominantnými materiálmi pri výrobe MOSFET-ov a integrovaných obvodov. Avšak kvôli zachovaniu ďalšieho vývoja podľa Mooreovho zákona je potrebné hľadať aj nové, vhodnejšie materiály. Preto v súčasnosti priťahujú pozornosť najmä dielektriká s vysokou hodnotou relat. permitivity (z angl. high- κ) ako aj nové geometrie MOSFET-ov. Jednou z najočakávanejších zmien je predpokladaná zmena materiálu vodivého kanála MOSFET-ov z kremíka na niektorý zo zlúčeninových, III-V polovodičov. Materiály zo skupiny III-As sú horúci kandidáti vďaka ich veľmi vysokým hodnotám pohyblivosti elektrónov pre vysokofrekvenčné aplikácie a materiály zo skupiny III-N zasa vďaka ich robustnosti pre vysokovýkonové (a zároveň vysokofrekvenčné) aplikácie. ITRS očakáva, že kremík bude postupne v budúcich MOSFET-och pre logické aplikácie nahradený InGaAs pre n-kanálové a Ge pre p-kanálové tranzistory [3]. Ako bolo demonštrované, tranzistory postavené na arzenidoch sú schopné prevádzky až do 600 GHz, resp. 1 THz [6, 7, 8]. Najväčšou výhodami zlúčeninových polovodičov oproti Si je už spomínaná vysoká pohyblivosť elektrónov, ako je ukázané na Obr.2, ďalej vyššia saturačná rýchlosť elektrónov (v prípade InGaAs približne 2,5-krát vyššia) a v neposlednom rade ich schopnosť vytvárať heteroštruktúry.

Napriek svojim značným výhodám trpí technológia týchto materiálov oproti Si niektorými závažnými nedostatkami, ktoré musia byť odstánené pred ich masovou produkciou. Konkrétne ide tieto o 4 hlavné problémy: nedostatočne vyspelá technológia tzv. samozákrytového dizajnu tranzistorov, problematický p-kanálový MOSFET, nedostatočne vyvinutá technológia umožňujúca spoločnú integráciu n- a p-kanálových tranzistorov na spoločnom Si substráte a nedostatočne zvládnutá technológia reprodukovateľnej prípravy hradlového oxidu s nízkou hodnotou nábojových pascí. V tejto práci sa zaoberáme riešením posledného zo spomenutých problémov s cieľom pripraviť polom riadený tranzistor s heteroštruktúrou a izolovaným hradlom (MOSH-FET), ktorý bude založený na materiáloch skupiny III-As. Vrchnú kryciu vrstvu použitej heteroštruktúry tvorí GaAs, preto bolo štúdium a optimalizácia rozhrania oxid/GaAs hlavným predmetom nášho skúmania. GaAs, rovnako ako zvyšok III-V materiálov trpí nedostatkom relatívne kvalitného prirodzeného oxidu podobného SiO_2 , ktorý by vytváral elektricky kvalitné rozhrania s polovodičom s nízkou hustotou nábojových pascí (D_{it}). Pre porovnanie, systém Si/ SiO_2 dosahuje D_{it} približne v ráde 10^9 cm^{-2} , pokým v GaAs sú bežné hodnoty okolo 10^{13} cm^{-2} . Navyše, mnohé z týchto pascí sa svojimi energiami nachádzajú v zakázanom pásme (E_g) GaAs. Rôznymi technikami sa podarilo túto hodnotu znížiť na úroveň $\sim 10^{11} \text{ cm}^{-2}$, má však zmysel túto hodnotu znižovať ešte ďalej. Najväčší problém vyplývajúci z vysokej D_{it} v zakázanom

pásme GaAs je tzv. pinovanie Fermiho hladiny (E_F), ktoré zabraňuje jej elektrostat. ovládnaniu a neschopnosti modulovať signál v kanáli takéhoto tranzistora.

Mnohé techniky sa snažia znižovať D_{it} pomocou odstránenia prirodzeného oxidu GaAs a jeho nahradením vhodnejším materiálom, preddepozičným [9, 10] a podepozičným [9, 11] ošetrením, ďalej rôznymi pasivačnými technikami [12, 13], zmenou chemického zloženia látok použitých pri depozícii dielektrika [14], využitím alternatívnych depozičných postupov [15, 16] a taktiež riadenou oxidáciou GaAs za účelom znižovania obsahu oxidov As, ktoré majú na D_{it} zásadný vplyv. Iné prístupy sa snažia znižovať obsah As zmenou povrchovej kryštalickej orientácie povrchu GaAs z bežnej orientácie (100) napr. na (111)A [17]. V tejto práci sa zaoberáme znižovaním obsahu As na rozhraní oxid/GaAs (100) pomocou vylepšených existujúcich techník.

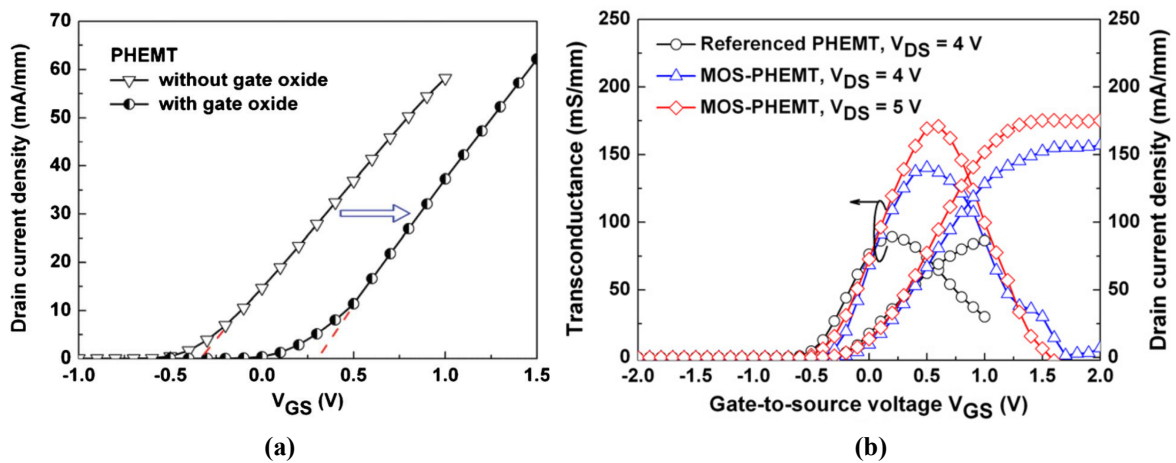
Prehľad literatúry

Keďže problematike dielektrických vrstiev na GaAs sa vedecká komunita venuje už niekoľko dekád, bolo publikované množstvo štúdií dokumentujúcich ich dosiahnuté výsledky. V tomto prehľade sa sústredíme na dve skupiny techník - riadená oxidácia a pasivácia povrchu GaAs. Dávnejšie štúdie ukázali, že bežné oxidačné techniky ako suchá a mokrá oxidácia nie sú príliš vhodné kvôli produkcii veľkého množstva pascí na rozhraní. Zhang nedávno toto zistenie potvrdil aj pre iné morfológie ako GaAs (100). Pomocou Röntgenovej fotoelektrónovej spektroskopie (XPS) dokázal tvorbu veľkého množstva As väzieb pre planárny GaAs (100) aj pre GaAs nanodráty, ktoré boli vystavené pôsobeniu kyslíka [18].

V 2010 ukázali Lee a Lin [19] na GaAs MOS štruktúrach pripravených pomocou fotoelektrochemickej oxidácie $D_{it} = 7,2 \times 10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ a MOSFET-y s takto pripraveným hradlovým oxidom vykazovali saturačnú kolektorovú prúdovú hustotu $I_{Dsat} = 152 \text{ mA/mm}$ pri $V_{DS} = 2,4 \text{ V}$ a $V_{GS} = 0 \text{ V}$ a strmosť na úrovni $g_m = 89 \text{ mS/mm}$.

Zaujímavé výsledky dosiahol niekoľko skupín počnúc Wangom v roku 2000 [20] mokrou chemickou oxidáciou (z angl. liquid-phase chemical-enhanced oxidation) III-As zlúčenín pri izbovej teplote, ktorý na základe XPS analýzy navrhol model rastu oxidov touto metódou. Následne boli tieto výsledky využité v 2011 Leem, ktorý túto techniku využil na prípravu obohacovacích (z angl. normally-off) MOSFET-ov postavených na štruktúrach AlGaAs/InGaAs [21], ktoré dosahovali $I_{Dsat} = 93 \text{ mA/mm}$ ($V_{GS} = 2,5 \text{ V}$, $V_{DS} = 7 \text{ V}$) a $g_m = 50 \text{ mS/mm}$ ($V_{DS} = 4 \text{ V}$) ako ukazuje Obr. 3 a InGaP/InGaAs [22] s výrazne lepšími hodnotami $I_{Dsat} = 182 \text{ mA/mm}$ ($V_{GS} = 2 \text{ V}$) a $g_m = 171 \text{ mS/mm}$ ($V_{DS} = 5 \text{ V}$). Lee ukázal posun prahového napätia V_{th} MOSFET-ov v oboch

prípadoch na úroveň blízku 0 V, čím demonštroval ex situ spôsob dosiahnutia obohacovacieho tranzistora. Vo svojej práci z 2012 [23] Lee ukázal, že mokrá chemická oxidácia GaAs pod hradlom nespôsobuje degradáciu jednosmerných vlastností MOSFET-ov.



Obr. 3: Porovnanie posunu prahového napätia pre tranzistory so štruktúrou AlGaAs/InGaAs so Schottkyho hradlom a hradlovým oxidom pripraveným mokrou chemickou oxidáciou (a). Porovnanie g_m and I_{Dsat} pre tranzistory so štruktúrou InGaP/InGaAs so Schottkyho hradlom a hradlovým oxidom pripraveným mokrou chemickou oxidáciou (b). Prevzaté z [21] a [22].

Výsledky dosiahnuté mokrou oxidáciou GaAs v deionizovanej vode za súčasného pôsobenia UV žiarenia poukazujú na tvorbu povrchu GaAs bohatého na Ga. Choi a Lee to potvrdili pomocou XPS v r. 2002 [24], ktorí tiež poukázali, že táto metóda spôsobuje vytváranie defektov akceptorového charakteru. Ich takto ošetrované tranzistory vykazovali znížené hodnoty I_{Dsat} a hradlových zvodových prúdov. Kolektív okolo Hana publikoval o rok neskôr štúdiu porovnávajúcu prípravu hradlového oxidu pseudomorfných tranzistorov s hetroštruktúrou $Al_{0,75}Ga_{0,25}As/In_{0,2}Ga_{0,8}As$ mokrou oxidáciou za pomoci UV žiarenia a oxidáciou pomocou H_2O_2 . Mokrá oxidácia vytvárala na povrchu GaAs najmä tvorbu priaznivého Ga_2O_3 , pokým oxidácia v H_2O_2 prevažne As_2O_3 a As_2O_5 . Taktiež pozorovali zníženie Schottkyho bariéry z 0,11 eV na 0,05 eV v neprospech H_2O_2 oxidácie. Je prekvapivé, že doposiaľ bolo veľmi málo úsilia venovaného štúdiu mikroštruktúry a chemického zloženia oxidov pripravených technikou mokrej oxidácie za súčasného pôsobenia UV žiarenia. Podľa autorovho najlepšieho vedomia bol napr. prierez takouto oxidovou vrstvou zhotovený transmisným elektrónovým mikroskopom (TEM) ukázaný iba v práci Liliental-Webera z r. 1990 [25].

Ako vhodná, nízkoinvazívna technika prípravy oxidových vrstiev na III-V materiáloch je už dávnejšie prezentovaná oxidácia v O_2 plazme. V súčasnosti publikované práce poukazujú aj na jej výhody pri príprave tranzistorov na III-N materiáloch. Jedna z prvých štúdií oxidácie GaAs v O_2 je prisudzovaná skupine okolo Changa z r. 1979 [26]. Títo pozorovali kinetiku rastu ox-

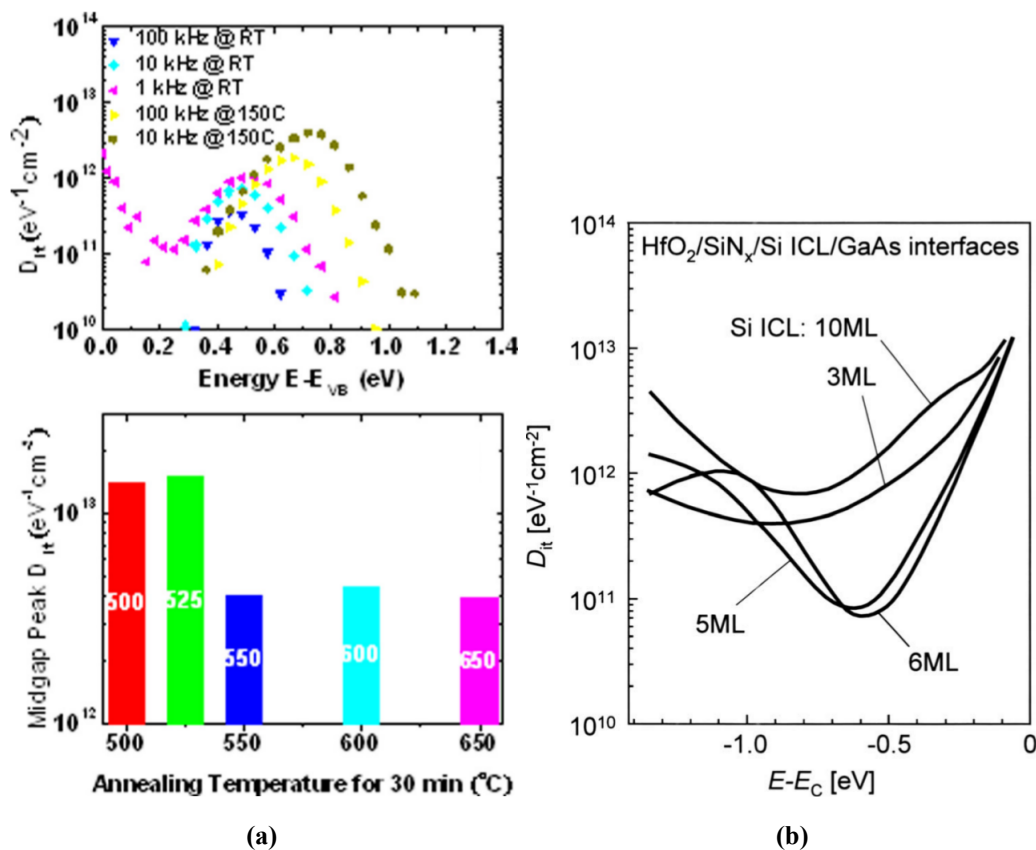
idu pri rôznych teplotách substrátu a predpätiah plazmy pomocou spektroskopie Augerových elektrónov (AES), rezonančným profilovaním izotopov dusíka a infračervenej spektroskopie. Pre optimalizované podmienky pri rýchlosti rastu oxidu 5 nm/s boli pozorované stechiometrické oxidy tvoriace veľmi ostré rozhrania s GaAs (2 nm). Po žíhaní v dusíku bola pozorovaná znížená hustota vrstvy až do 30 %. V r. 1997 ukázala skupina okolo Losurda [27] elipsometrické merania získavané v reálnom čase počas oxidácie GaAs v O₂ RF plazme. Tiež poukázali na zvýšenie rýchlosti rastu oxidovej vrstvy pomocou ožarovania UV svetlom počas expozície GaAs O₂ plazme. Prevažne stechiometrické oxidy obsahovali ako hlavnú zložku oxidov arzénu menej stabilný As₂O₅.

Z pasivačných/depozičných techník sa dlhodobo ukazuje ako veľmi sľubné použitie oxidov gália a gadolína v rôznych formách (Ga₂O₃, Ga₂O₃(Gd₂O₃)). Využitím týchto materiálov a ich depozičiou na GaAs substrát vo viackomorovej aparatúre pre molekulárnu zväzkovú epitaxiu (MBE) dosiahol Passlack v r. 1995 [28] D_{it} s energiami pasci v blízkosti polovice E_g GaAs v ráde $10^{10} \text{ cm}^{-2} \text{ eV}^{-1}$ a potvrdil vytvorenie inverznej vrstvy pre n- aj p-typ GaAs. Wu s kolektívom zasa vo svojej štúdiu publikovanej v r. 2010 ukázal Al₂O₃/Ga₂O₃(Gd₂O₃) MOS kondenzátory na n- a p-type In_{0,2}Ga_{0,8}As s hradlovými elektródami tvorenými vrstvami rôznych kovov s vynikajúcimi el. vlastnosťami na základe vykonaných kapacitno-napäťových (C-V) meraní a taktiež ukázal pozoruhodnú termodynamickú stabilitu po žíhaní až do teploty 850 °C. Pinovanie Fermiho hladiny na rozhraní kov/dielektrikum bolo vylúčené kvôli zistenej korelácii napätia vyrovnaných pásov MOS štruktúr (z angl. flat-band voltage) a použitých hradlových kovov.

Terada s kolegami ukázala veľký potenciál in situ pripravených pasivačných vrstiev na báze zlúčenín hliníka pre GaAs. V r. 2008 publikovanej práci [29] s tímom popísali prípravu AlO_x vrstvy z vrstvy Al oxidovaného na vzduchu, narastenom v rámci jedného epitaxného behu so zvyšnými vrstvami III-As heteroštruktúry na jej povrchu po 2 min. desorpcii povrchového As v prúde vodíka. Ďalej pomocou XPS ukázala dosiahnutie rozhrania oxid/GaAs bez prítomnosti oxidov arzénu a úplnú prevenciu jeho oxidácie dodaním iba 0,5 monovrstvy pasivácie.

O dva roky neskôr publikovali príbuznú štúdiu [30], kde namiesto epitaxne rastenej Al vrstvy pripravili rovnakým spôsobom vrstvu AlP. Vyhodnotili premenu takmer celej vrstvy AlP na Al₂O₃, ktorá mala výrazne vylepšenú morfológiu oproti AlO_x vrstvám z predošlej štúdie. Nízky obsah As pred rastom AlP bol dosiahnutý ošetrením pomocou H₂S. Ex situ depozičia vrstvy Al₂O₃ na vrstvu AlP pomocou techniky nanášania po atomárnych vrstvách (ALD) bola študovaná taktiež.

História vývoja pasivácie GaAs pomocou vrstvy Si siaha až k štúdiám skupiny okolo Hasegawu v r. 1988 - 1989 [31, 32]. Idea za týmto konceptom je pokus o prípravu tradične veľmi kvalitného rozhrania Si/SiO₂ s nízkou hodnotou D_{it} a jeho použitia v technológii III-V polovodičových materiálov. Nedávne štúdie ukazujú, že o tento druh pasivácie je vo vedeckých kruhoch stále záujem. Dokumentuje to napr. práca skupiny Koveshnikova z r. 2006 [33], ktorá pripravila MOS kondenzátory na GaAs pasivovanom 0,5 - 1,5 nm hrubou vrstvou amorfného kremíka (a-Si), ktorá bola následne ex situ prekrytá vrstvou hradlového oxidu pozostávajúceho z HfO₂. Analýza pomocou TEM ukázala oxidáciu a-Si vrstvy do hĺbky 1,4 nm (po depozícii HfO₂) a atomárne ostré rozhranie medzi Si a GaAs bez známkov reakcií na ich rozhraní.



Obr. 4: Distribúcia D_{it} v E_g GaAs získaná nízkofrekvenčnou metódou, uvažujúc 1 MHz C-V krivku meraní pri 25 °C ako referenciu (horný panel) a hodnoty D_{it} uprostred E_g GaAs ako funkcia teploty žihania počas 30 min v N₂ atmosfére (spodný panel) (a). Distribúcie D_{it} získané C-V metódou pre rôzne hrubé Si ICL vrstvy (b). Prevzaté z [34] a [35].

Zürišská výskumná skupina spoločnosti IBM nedávno ukázala [34] MOS kondenzátory s vrstvou GaAs pasivovanou a-Si prekrytú vrstvami Al₂O₃ a HfO₂, s ekvivalentnou hrúbkou oxidu (EOT) na úrovni 0,82 nm (EOT vzťahnutá ku SiO₂). Nízka spotreba a-Si (a následná nízka EOT) bola dosiahnutá optimalizovaným pometalizačným žiňaním. Závislosť D_{it} od energie pasci a najvyššie pozorované hodnoty D_{it} uprostred polovice E_g GaAs sú zobrazené na Obr. 4a.

Akazawa s tímom publikoval v r. 2009 detailnú štúdiu rozhraní high- κ oxid/GaAs, na ktoré bola umiestnená tzv. kontrolná Si vrstva (Si ICL) pomocou C-V a fotoluminiscenčných meraní. Vyšetrovaná štruktúra mala nasledovné zloženie: $\text{HfO}_2/\text{SiN}_x/\text{Si ICL}/\text{n-GaAs}$. Tenká vrstva SiN_x bola vytvorená čiastočnou nitridáciou Si ICL. Ako optimálna bola pozorovaná kremíková vrstva s hrúbkou 5 - 6 monovrstiev, čo bolo potvrdené aj výpočtami D_{it} , ako dokumentuje Obr.4b.

Výsledky

In situ pasivácia povrchu GaAs vrstvou AlO_x

V snahe zabrániť oxidácii GaAs bola študovaná vhodnosť pasivácie jeho povrchu tenkou (meranie reflektivity Röntgenovho žiarenia - XRR potvrdilo hrúbku ~ 3 nm) vrstvou AlO_x , ktorá bola pripravená in situ v MOCVD aparátúre depozíciou vrstvy Al rastenej navrchu heteroštruktúry z prekursora tri-metyl-aluminium pri 500°C počas 75 s a jej následnou oxidáciou na vzduchu. Následne boli na takto pasivovanej heteroštruktúre pripravené MOSHFET-y s AlO_x ako hradlovým oxidom a porovnané s HFET-mi pripravenými na nepasivovanej heteroštruktúre. Navyše bola pri niektorých vzorkách vrstva AlO_x v prístupových oblastiach stenčená a/alebo odleptaná krátkym ponorením do roztoku fluoridu amónneho a kys. fluorovodíkovej ($\text{NH}_4\text{F} : \text{HF}$). Schematické priečne rezy referenčného HFET-u bez vrstvy AlO_x , MOSHFET-u s vrstvou AlO_x a MOSHFET-u s leptanou vrstvou AlO_x sú zobrazené na Obr. 5.

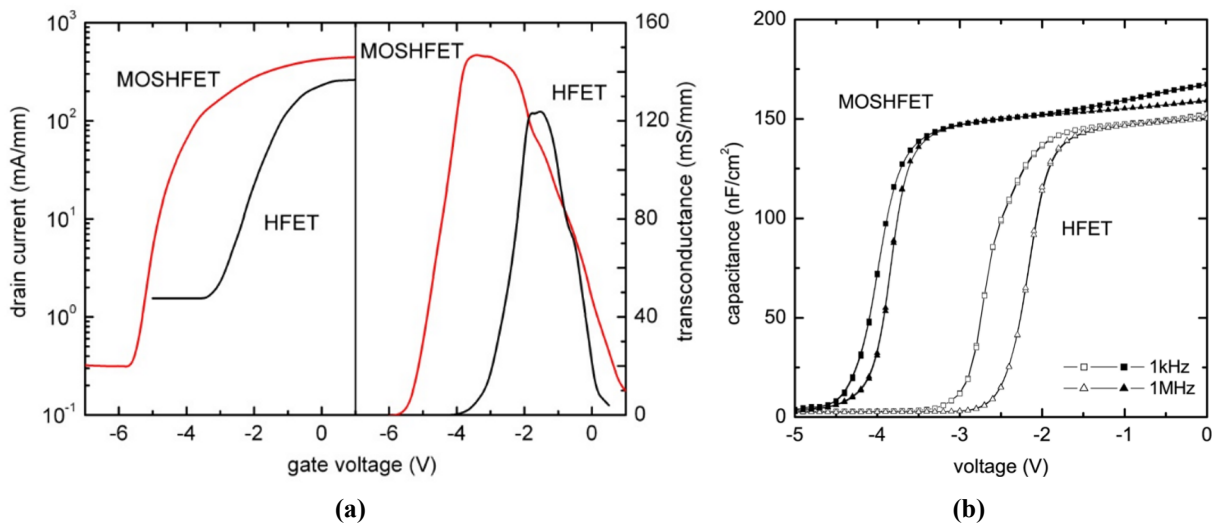


Obr. 5: Schematické priečne rezy HFET-u, MOSHFET-u s vrstvou AlO_x a leptaného MOSHFET-u, prevzaté z [36].

Kvôli oxidácii na vzduchu vstupuje do procesu určitá náhodnosť, keďže teplota, vlhkosť a prípadné plynné kontaminanty môžu ovplyvniť oxidačnú rýchlosť ako aj kvalitu výslednej AlO_x vrstvy. Napriek tomu analýza topológie pomocou mikroskopu atomárnych síl (AFM) potvrdila hladkú a uzatvorenú vrstvu AlO_x , s jasne rozlíšiteľnými „schodíkmi“ atomárnych rovín. Pre výrobu HFET-ov a MOSHFET-ov bolo použité usporiadanie so spoločným kolektorom uprostred a dvoma hradlovými elektródami, každá s dĺžkou $L_G = 2,5 \mu\text{m}$ a šírkou $W_G = 50 \mu\text{m}$. Pri meraní bol napájaný vždy len jeden z dvojice tranzistorov.

MOSHFET-y boli pripravené na heteroštruktúrach rasteých pri takmer identických podmienkach, avšak vďaka spomínanej náhodnosti procesu oxidácie, miernym variáciám pri raste kvôli charakteru použitej analógovej MOCVD aparatury ako aj technologicky zapríčineným odchýlkam, keďže všetky kroky boli vykonávané manuálne, boli pozorované nezanedbateľné rozdiely I_{Dsat} medzi štruktúrami rasteými a spracúvanými v rôznych časových odstupoch. Tieto variácie môžu byť potlačené, až odstránené v priemyselnom, plno automatizovanom prostredí a použitím MOCVD aparatury vyhradenej pre jeden druh technológie.

Obr. 6a porovnáva typ. statické parametre HFET-ov a MOSHFET-ov z jednej sady vzoriek.

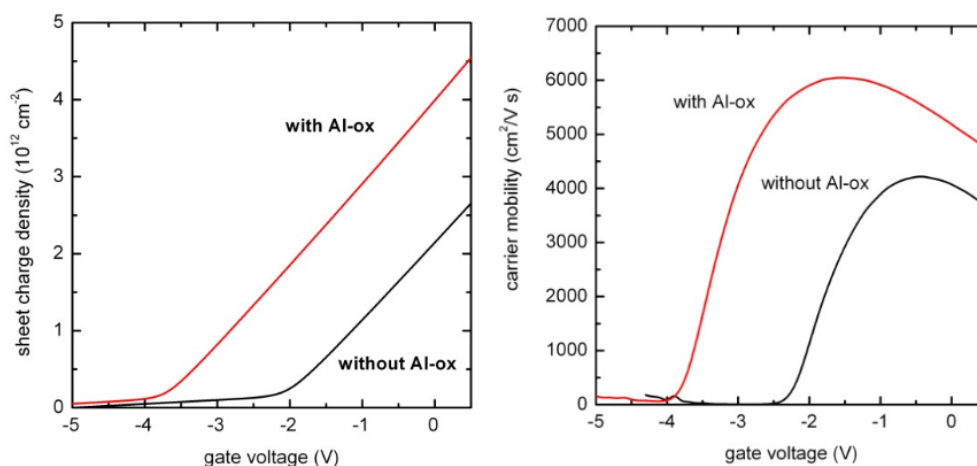


Obr. 6: Porovnanie prevodových charakteristík (panel vľavo) a strmostí referenčného HFET-u a MOSHFET-u s vrstvou AlO_x (panel vpravo) (a). Porovnanie C-V charakteristík referenčného HFET-u (otvorené symboly) a MOSHFET-u s vrstvou AlO_x (plné symboly) meraných pri 1 kHz a 1 MHz (b), prevzaté z [37] a [36].

Najvyššia pozorovaná hodnota I_D bola 480 mA/mm pri $V_{GS} = 1$ V a g_m dosiahla najvyššiu hodnotu na úrovni 147 mS/mm. Referenčné HFET-y dosiahli mierne nižšie hodnoty, 260 mA/mm pre I_D and 123 mS/mm pre g_m [37].

Obr. 6b znázorňuje namerané C-V krivky pre HFET-y a MOSHFET-y pre dve vybrané meracie frekvencie, 1 kHz and 1 MHz. V oboch prípadoch bola pozorovaná veľmi nízka frekvenčná disperzia v akumulácii aj ochudobnení. Ďalej bolo pozorované zlepšenie frekvenčnej disperzie aj v obl. $C_{acc}/2$ (polovica kapacity v akumulácii) pre MOSHFET-y, ktorá dosahovala hodnoty na úrovni $\Delta V_G = 0,17$ V v porovnaní s HFET-mi, kde $\Delta V_G = 0,5$ V. Vodorovný posun C-V krivky naznačuje prítomnosť fixného náboja v AlO_x vrstve.

Kvôli určeniu plošnej hustoty náboja n_s a driftovej elektrónovej pohyblivosti μ_e bolo potrebné zmerať závislosti hradlovej kapacity C_G a vodivosti kanála G_{ch} od hradlového napätia V_G . Oba údaje boli ďalej určené pomocou štandardných vzťahov: $qn_s = \int C_G dV_G$ a $\mu_e = (L_G G_{ch}) / (qW_G n_s)$,



Obr. 7: Ploš. hustota náboja (**vľavo**) a driftová pohyblivosť elektrónov (**vpravo**) ako funkcia V_G pre HFET-y so Schottkyho hradlom a MOSHFET-y s AlO_x hradlovým oxidom [36].

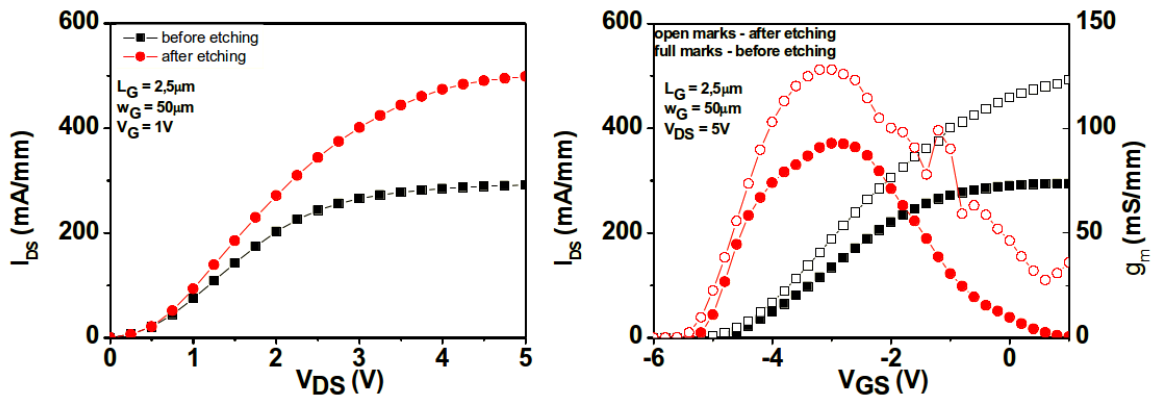
kde L_G and W_G reprezentujú dĺžku a šírku hradlovej elektródy. Získané hodnoty n_s boli $3,7 \times 10^{12} \text{ cm}^{-2}$ pre MOSHFET-y a $2 \times 10^{12} \text{ cm}^{-2}$ pre HFET-y ($V_G = 0 \text{ V}$). Pri výpočte μ_e bola za G_{ch} dosadená jej závislosť od hradlového napätia, ktorá bola získaná prúdovo-napät'ovou (I - V) meracou metódou v lineárnom režime meraného tranzistora, t.j. pri $V_{DS} = 0,2 - 0,4 \text{ V}$. Kvôli zníženiu vplyvu sériových odporov prístupových oblastí R_S a R_D boli priebehy C_G aj G_{ch} merané na štruktúrach s dlhým hradlom ($L_G = 100 \mu\text{m}$), tzv. fat-MOSHFET-och. Najvyššia hodnota elektrónovej pohyblivosti bola dosiahnutá pre MOSHFET-y s vrstvou AlO_x , $6050 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$.

Na inej sade vzoriek, rastenej v samostatnom MOCVD cykle, bol skúmaný vplyv leptania AlO_x vrstvy v prístupových oblastiach MOSHFET-ov v roztoku $\text{NH}_4\text{F} : \text{HF}$. Obr. 8 dokumentuje výrazné zlepšenie statických parametrov leptaných MOSHFET-ov. Bolo pozorované zvýšenie I_{Dsat} z $\sim 300 \text{ mA/mm}$ na $\sim 500 \text{ mA/mm}$ a taktiež strmosti g_m , ktorá sa v špičkových hodnotách zvýšila z 93 mS/mm na 131 mS/mm [36].

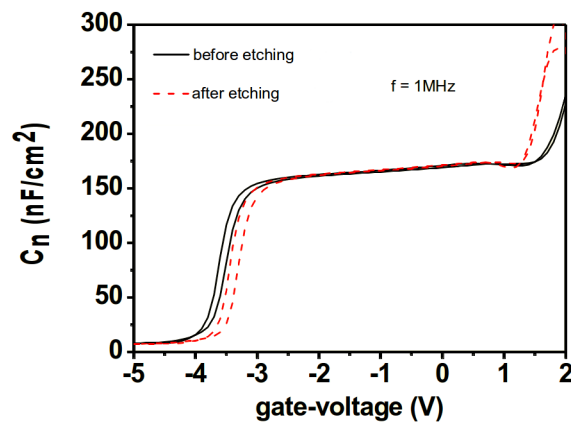
Porovnanie vysoko frekvenčných C-V kriviek, ktoré je na Obr.9 odhaľuje vodorovný posun pozdĺž napät'ovej osi pre leptaný MOSHFET, čo je možné pripísať zvýšenej hodnote negatívneho náboja. Žiadna disperzia kapacity nebola pozorovaná, posun V_{th} bol zanedbateľný.

Naša štúdia ukazuje, že popísaná, in situ pripravená vrstva Al, ktorá oxidáciou na vzduchu produkuje tenkú, približne 3 nm hrubú vrstvu AlO_x je vhodná na účely pasivácie prístupových oblastí a izolácie hradlovej elektródy súčiastok typu MOSHFET. Z ďalších zistení vyplýva, že statické parametre MOSHFET-ov môžu byť ďalej zlepšené leptaním AlO_x vrstvy v prístupových oblastiach pomocou roztoku fluoridu amónneho a kys. fluorovodíkovej.

Významné zvýšenie I_{Dsat} a g_m bolo pozorované pre MOSHFET-y s vrstvou AlO_x v porovnaní s referenčnými HFET-mi: 480 mA/mm ($V_G = 1 \text{ V}$) a $\sim 150 \text{ mS/mm}$ ($V_G = -2 \text{ V}$) oproti



Obr. 8: Stat. výstup. charakteristiky pri $V_G = 1$ V (**vľavo**), prevod. charakteristiky a strmosti pri $V_{DS} = 5$ V (**vpravo**) pre MOSHFET-y s leptanou a neleptanou vrstvou AlO_x [36].



Obr. 9: Vysoko frekvenčná (1 MHz) C-V charakteristika pre MOSHFET s vrstvou AlO_x pred (plná čiara) a po (prerušovaná čiara) leptaní prístupových oblastí v roztoku $\text{NH}_4\text{F} : \text{HF}$ [36].

260 mA/mm ($V_G = 1$ V) a ~ 120 mS/mm ($V_G \cong -1$ V). Vyššia kolektorová saturačná prúdová hustota pri MOSFET-och môže byť pripísaná zvýšenej plošnej koncentrácii náboja n_s a/alebo driftovej rýchlosti nosičov v kanáli v_d , keďže $I_{Dsat} = qn_s v_d W_G$. Očakávané môžu byť tak tiež znížené sériové odpory prístupových oblastí R_S a R_D . Pre štruktúry s vrstvou AlO_x by bola očakávaná znížená hodnota g_m kvôli zvýšenej vzdialenosti medzi hradlom a kanálom. Keďže táto naopak stúpa a uvažujúc minimálnu zmenu hradlovej kapacity (odhadovaný pomer hradlových kapacít bol približne 1,03÷1,07) je možné podľa vzťahu $g_m \cong C_{GS} v_d$ tento nárast pripísať zvýšeniu ef. driftovej rýchlosti elektrónov v kanáli [38]. Namerané C-V závislosti ukázali zanedbateľnú frekv. disperziu v akumulácii aj ochudobnení, čo býva obvykle pozorované pri štruktúrach s nízkou hustotou nábojových pascí. Efektívnu pasiváciu týchto pascí podporuje aj takmer dvojnásobná ploš. konc. náboja n_s pre MOSHFET-y v porovnaní s HFET-mi.

Pri leptaných MOSHFET-och bolo zistené zníženie sériových odporov prístup. oblastí R_S a R_D , čo je dôsledkom zmeny povrch. potenciálu, vďaka čomu bol oproti neleptaným štruktúram pozorovaný nárast I_{Dsat} (~ 500 mA/mm oproti ~ 300 mA/mm) a g_m (131 mS/mm oproti 93 mS/mm).

Výsledkom leptania vrstvy AlO_x bola zmena množstva fixného náboja v oxide a súvisiaci mierny horizontálny posun C-V krivky smerom doprava. Hĺbku zaleptania nebolo možné určiť kvôli okamžitému rastu prirodzeného oxidu GaAs v prípade kompletného odleptania vrstvy AlO_x . Ak však zohľadníme iba mierny posun C-V krivky je pravdepodobnejšie, že vrstva AlO_x bola iba stenčená, nie úplne odleptaná. Ponúka sa teda predstava ďalšieho zlepšenia statických parametrov skúmaných štruktúr po optimalizácii techniky leptania.

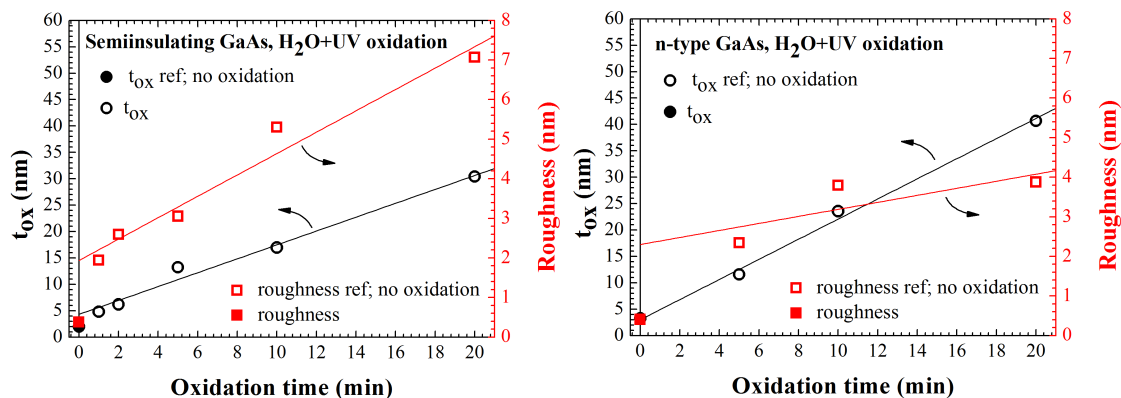
Prezentované výsledky naznačujú vysoký potenciál využitia in situ pripravených AlO_x vrstiev pre účely izolácie hradla, resp. pasivácie prístupových oblastí MOSHFET-ov s krycou vrstvou tvorenou GaAs, keďže oxidová vrstva je pripravená bez vystavenia vrstvy GaAs vzduchu, čo vedie podľa mnohých štúdií k tvorbe nežiaducich nábojových pascí súvisiacich najmä s oxidmi As na rozhraní oxid/GaAs. Predpokladáme, že popísané výsledky boli dosiahnuté vďaka účinku vrstvy Al, ktorá zabránila nežiaducej oxidácii GaAs. Ďalší výskum je potrebný pre potvrdenie priaznivého vplyvu na ďalšie parametre tranzistorov, ako je ich spoľahlivosť, činnosť pri vysokých frekvenciách a hustota nábojových pascí.

Oxidácia GaAs za pomoci deionizovanej vody a UV žiarenia

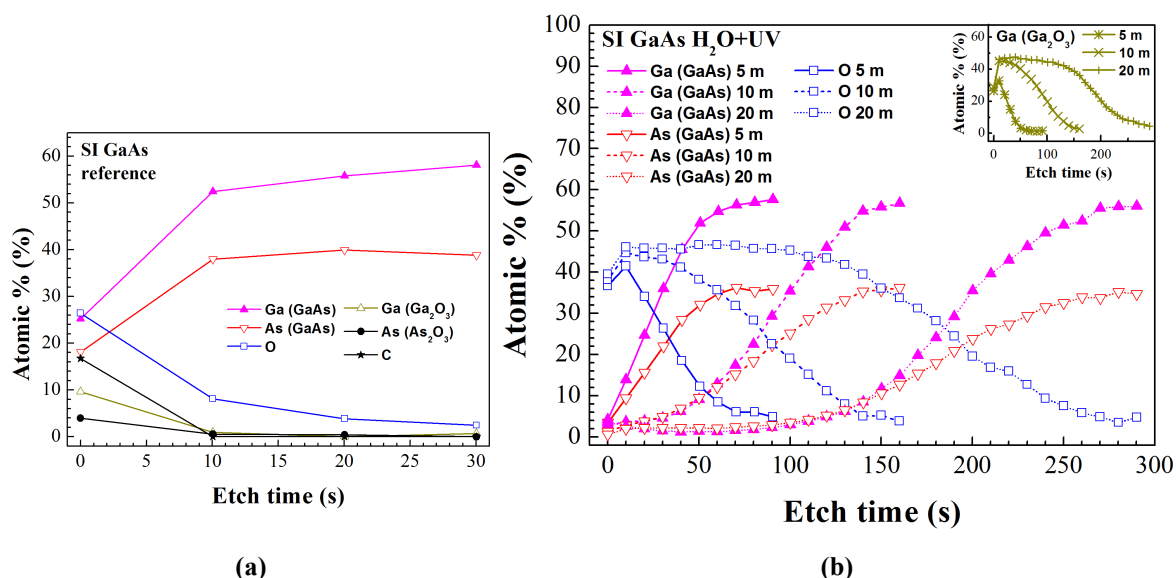
Proces mokrej oxidácie GaAs v prúde deionizovanej (DI) vody za pomoci UV žiarenia využíva typ. silný zdroj svetla s vlnovou dĺžkou vyššou ako je E_g oxidovaného materiálu (žiarovka projektora, laser, a i.), hoci bolo ukázané, že oxidácia prebieha aj iba za prítomnosti žltého osvetlenia v čistých priestoroch. Proces oxidácie predpokladá postupné odplavovanie vznikajúceho vodou rozpustného As_2O_3 , čím sa znižuje počet stavov nábojových pascí v blízkosti stredy E_g GaAs. V našej štúdii boli oxidované dva druhy bežných GaAs (100) substrátov - poloizolačný a kremíkom dopovaný n-typ GaAs. Pred oxidáciou bol zo vzoriek odstránený prirodzený oxid leptaním v roztoku $1\text{NH}_4\text{OH} : 10\text{H}_4\text{O}$ (30 s, 300 K). Ako zdroj UV bolo použité zariadenie EXFO E3000 Lite UV (320 - 480 nm, 9850 mW/cm²) a vybrané časy oxidácie boli 1, 2, 5, 10 a 20 min.

Lineárna závislosť rastu hrúbky oxidu t_{ox} od dĺžky oxidácie bola potvrdená pomocou XRR pre oba druhy substrátu a štúdia ukázala o približne 30 % vyššiu oxidačnú rýchlosť pre n-typ GaAs ako pre poloizolačný GaAs. Ďalším skúmaným parametrom bola aj drsnosť oxidových vrstiev. Výsledky meraní dokumentuje Obr. 10.

Hĺbkové profilovanie atómového zloženia oxidových vrstiev bolo vykonané pomocou XPS. Referenčné a kombinované spektrá pre rôzne oxidačné časy sú znázornené na Obr. 11 pre poloizolačný GaAs a na Obr. 12 pre n-typ GaAs. Vo všetkých oxidovaných vrstvách bol pozorovaný nízky výskyt As väzby zodpovedajúcej výskytu As_2O_3 , typ. 4 ÷ 5 at.% pre poloizolačný GaAs



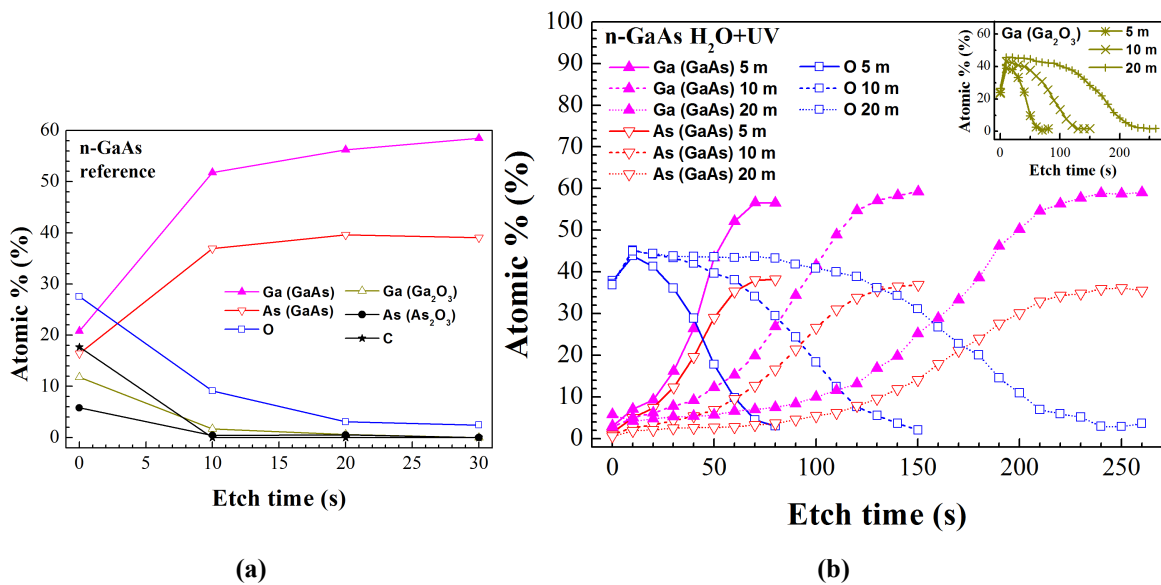
Obr. 10: Závislosť t_{ox} a povrchovej drsnosti od dĺžky oxidácie pre poloziolačný GaAs (vľavo) a pre n-typ GaAs s koncentráciou donorov $7,5 \times 10^{17} \text{ cm}^{-3}$ (vpravo). Referenčné hodnoty pri $t = 0 \text{ min}$ sú uvažované pre čistý substrát pred odstránením prirodzeného oxidu a oxidáciou.



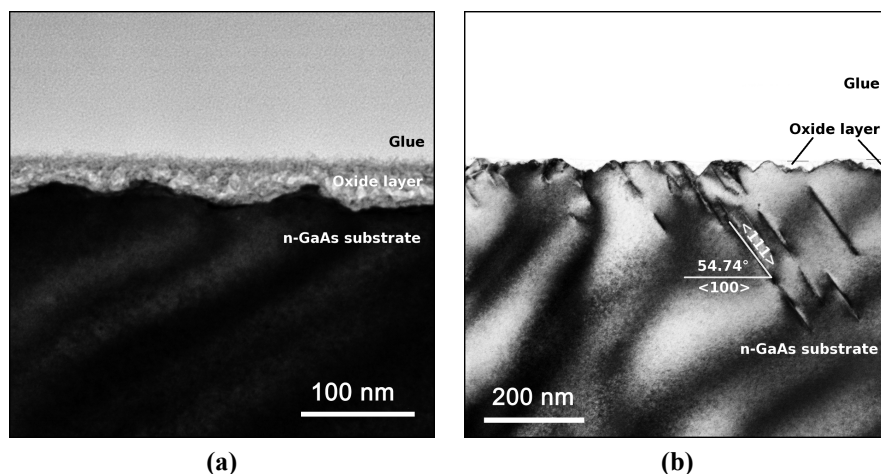
Obr. 11: Hĺbkové XPS profily vybraných prvkov pre poloziolačný GaAs. Ref. spektrum čistého substrátu (a) a kombinované spektrá pre rôzne oxidačné časy (5, 10 a 20 min). Vnorený obrázok znázorňuje hĺbkový priebeh Ga väzby zodpovedajúcej obsahu Ga₂O₃ (b).

a 6 ÷ 8 at.% pre n-typ GaAs. Pre všetky vzorky bol výskyt As₂O₃ potvrdený nielen v blízkosti povrchu, ale jeho priebeh približne sledoval priebeh Ga (Ga₂O₃) väzby, pričom si udržiaval zmienené hodnoty. Ga₂O₃ bol potvrdený ako hlavná zložka oxidu, keďže výskyt Ga (Ga₂O₃) väzby dosahoval maximálnych hodnôt v rozsahu 40 - 50 at.%.

Za účelom pozorovania drsnosti rozhrania oxid/GaAs boli vyhotovené piečne rezy vzorkami pomocou TEM v svetlom poli. Obr. 13 ukazuje dva takéto rezy pre 20 min oxidovaný n-typ GaAs a odhaľuje vysoko nerovnomerné rozhranie oxid/GaAs, čo spôsobuje veľké kolísanie hrúbky oxidu. Ďalej bola pozorovná nanokryštalická povaha oxidovanej vrstvy a veľké poruchy kryš. mriežky, pravdepodobne dislokácie, ktoré sa od rozhrania šíria do veľkej hĺbky pozdĺž roviny



Obr. 12: Hĺbkové XPS profily vybraných prvkov pre n-typ GaAs. Referenčné spektrum čistého substrátu (a) a kombinované spektrá pre rôzne oxidačné časy (5, 10 a 20 min). Vnorený obrázok znázorňuje hĺbkový priebeh Ga väzby zodpovedajúcej obsahu Ga₂O₃ (b).



Obr. 13: Rezy n-typu GaAs oxidovaného 20 min v DI vode za prítomnosti UV žiarenia získaný pomocou TEM odhaľujú vysoko nerovnomerné rozhranie oxid/GaAs, nanokryštalický charakter oxidovanej vrstvy (a) a poruchy v kryštalickej mriežke pozdĺž roviny <111> (b).

<111>. Za ich vznik je veľmi pravdepodobne zodpovedné nadmerné zahrievanie ox. substrátu výkonným UV žiarením. Zníženie optického toku počas oxidácie môže pomôcť tieto problémy redukovať až odstrániť a tak zvýšiť kvalitu rozhrania oxid/GaAs aj samotnej oxidovej vrstvy. Výsledky štruktúrnej analýzy potvrdzujú potrebu optimalizácie procesu oxidácie predtým, ako bude možné implementovať takto pripravené vrstvy ako hradlovú izoláciu, či pasiváciu prístupových oblastí pre tranzistory za účelom vyhodnotenia ich elektrických vlastností a určenia hustoty nábojových pascí. Ako zásadný parameter ovplyňujúci ox. rýchlosť sa prejavila úroveň dopácie GaAs, keď n-typ substrát s konc. donorov $N_d = 7,5 \times 10^{17} \text{ cm}^{-3}$ ju vykazoval o ~30 %

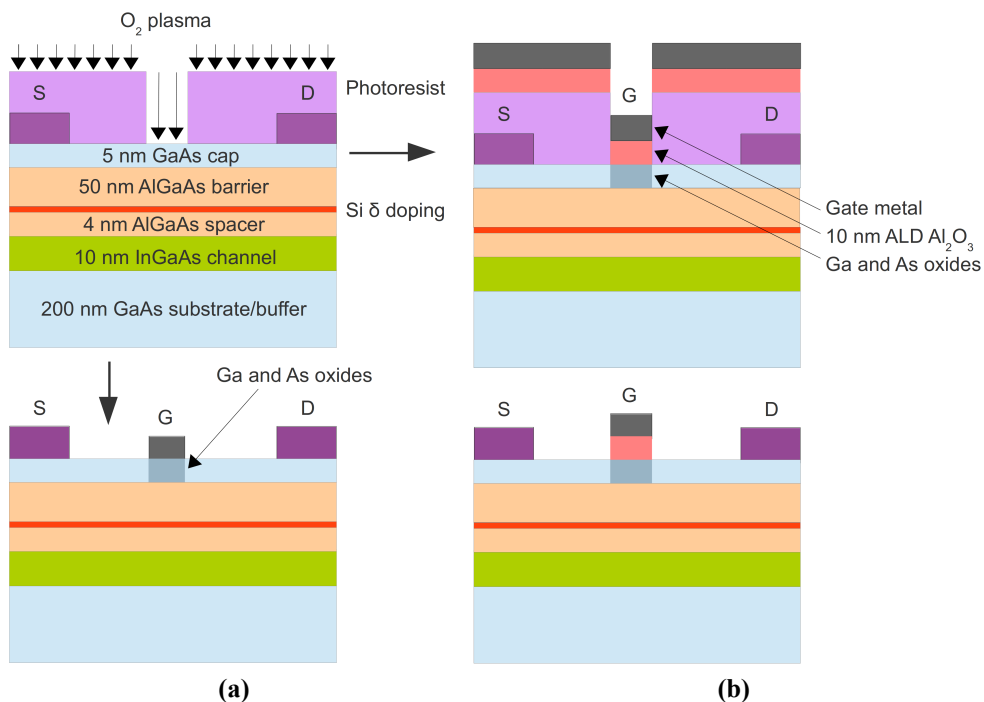
vyššiu v porovnaní s poloizolačným GaAs. Na základe toho predpokladáme, že je možné riadenou dopáciou krycej vrstvy GaAs počas MOCVD rastu dosiahnuť hrubšie oxidové vrstvy pre kratšie ox. časy. Doterajšie tranzistorové štruktúry nemali kryciu GaAs vrstvu dopovanú.

Oxidácia GaAs krycej vrstvy v O₂ plazme

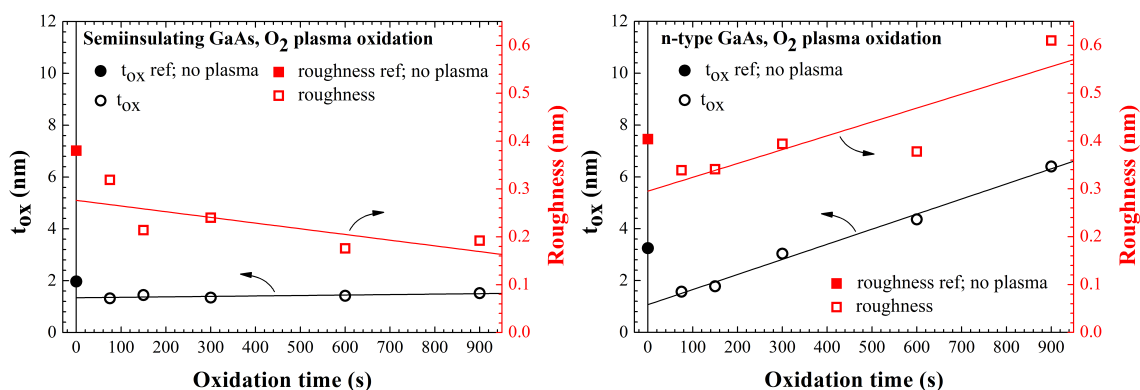
Oxidácia GaAs v O₂ plazme prebiehala v aparátúre Diener Electronic Femto, ktorá je bežne využívaná na riadené odstraňovanie fotorezistu vo fotolitografii. Za stupne voľnosti procesu možno považovať dobu oxidácie, obsah kyslíka v atmosfére reaktora a vysoko frekvenčný výkon plazmy. Oxidácia bola vykonaná na heteroštruktúre rastenej MOCVD popísanej vyššie, ako aj na poloizolačnom a n-type GaAs. Oxidácia prebiehala pri výkone plazmy 50 W, O₂ prietoku 5 sccm a abs. tlaku ~30 Pa. Ako nosný plyn bol použitý dusík. Zvolené časy oxidácie boli 75, 150 a 300 s pre heteroštruktúry a tranzistory a 75, 150, 300, 600, a 900 s pre komerčné GaAs substráty. Za účelom odstránenia prirodzeného oxidu boli pred samotnou oxidáciou všetky vzorky leptané v roztoku hydroxidu amónneho po dobu 30 s.

V prípade tranzistorov bol oxidovaný iba priestor pod hradlovou elektródou, čo bolo dosiahnuté oxidáciou cez vytvarovanú fotorezistovú masku. Keďže oxidácia nespôsobuje depozíciu oxidu, ale postupnú premenu krycej GaAs vrstvy na oxid, označujeme tento proces ako zapúšťanie hradla (z angl. gate recessing). Následne bola na oxidovaný povrch časti vzoriek deponovaná 10 nm vrstva Al₂O₃ procesom ALD pri teplote 100 °C, čím sa vytvorila dvojvrstva hradlovej izolácie [39, 40, 41]. Za účelom odstránenia fixného náboja boli tranzistory s deponovaným Al₂O₃ žíhané pri 400 °C po dobu 15 min v dusíkovej atmosfére. Pripravené súčiastky zahŕňali MOSHFET-y s dĺžkou a šírkou hradla 60 μm a 2 μm určené pre statickú charakterizáciu, tzv. fat-MOSHFET-y s dĺžkou hradla 100 μm pre určenie hustoty nábojových pascí a driftovej pohyblivosti elektrónov a kruhové MOS kondenzátory s priemerom Φ = 80 - 280 μm. Proces prípravy hradlovej izolácie schématicky znázorňuje Obr. 14.

Pre poloizolačný a n-typ GaAs bola závislosť rýchlosti rastu oxidu a vývoj povrchovej drsnosti voči dĺžke oxidácie skúmaná pomocou XRR, výsledky ktorej dokumentuje Obr. 15. Bolo zistené, že n-typ GaAs ($N_d = 7.5 \times 10^{17} \text{ cm}^{-3}$) oxiduje oproti poloizolačnému GaAs asi trikrát rýchlejšie. Vzhľadom k tomu, že krycia GaAs vrstva nebola počas rastu úmyselne dopovaná, predpokladáme, že jej oxidačná rýchlosť je veľmi podobná poloizolačnému GaAs substrátu (Obr. 15 vľavo). Toto naznačuje limit rastu oxidovej vrstvy na úrovni približne 2 nm, čo však môže postačovať pre vytvorenie vysoko kvalitného rozhrania oxid/GaAs. Hrubšie oxidové vrstvy môžu byť dosiahnuté za predpokladu dopovania krycej GaAs vrstvy.

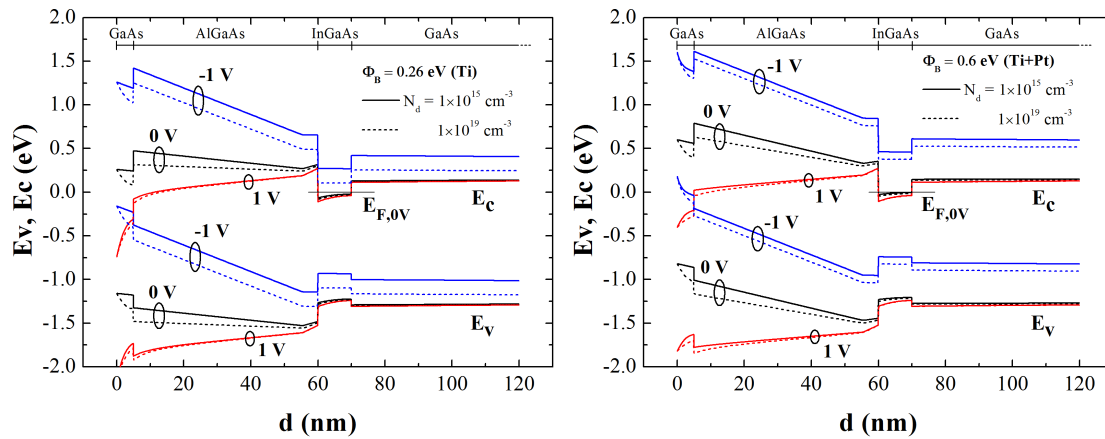


Obr. 14: Schématicky znázornený proces prípravy hradlovej izolácie MOSHFET-u s GaAs krycou vrstvou oxidovanou pomocou O_2 plazmy [41] **(a)** a MOSHFET-u s dvojrivrstvou hradlovej izolácie (ox. GaAs v O_2 plazme a prekrytie 10 nm vrstvou ALD Al_2O_3) **(b)**.



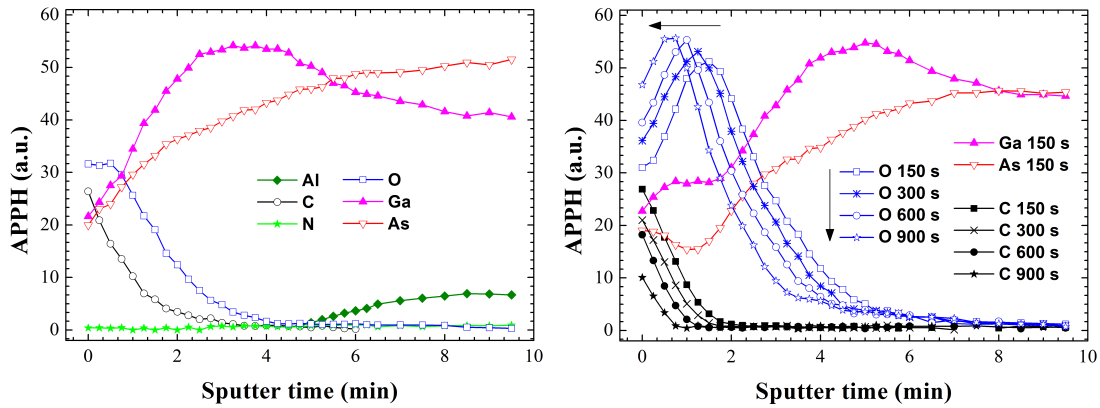
Obr. 15: Vývoj hrúbky oxidu t_{ox} a drsnosti oxidovej vrstvy voči dĺžke oxidácie. Hodnoty pri čase 0 s predstavujú čistý substrát pred odstránením prirodzeného oxidu a oxidáciou. Poloizolačný GaAs **(vľavo)** a n-type GaAs s konc. donorov $N_d = 7,5 \times 10^{17} \text{ cm}^{-3}$ **(vpravo)** [41].

Na základe riešenia Poissonovej a Schrödingerovej rovnice [42, 43] pre vyššie popísané heteroštruktúry boli získané energetické pásmové diagramy (Obr. 16), ktoré pomohli odhadnúť najvyššiu prípustnú mieru dopácie krycej GaAs vrstvy. Hradlové elektródy našich tranzistorov obvykle tvorí kovová trojvrstva 20 nm Ti/20 nm Pt/40 nm Au (odspodu nahor) a keďže veľkosť Schottkyho bariéry Φ_B ovplyvňuje hodnota výstupnej práce hradlového kovu W_m a elektrónová afinita použitého polovodiča χ_s cez $\Phi_B = W_m - \chi_s$, boli uvažované dva prípady, t.j. **(i)** príspevok k Φ_B je tvorený iba Ti, ktorý je prvý v priamom kontakte s GaAs a teda $\Phi_B = 0,26 \text{ eV}$

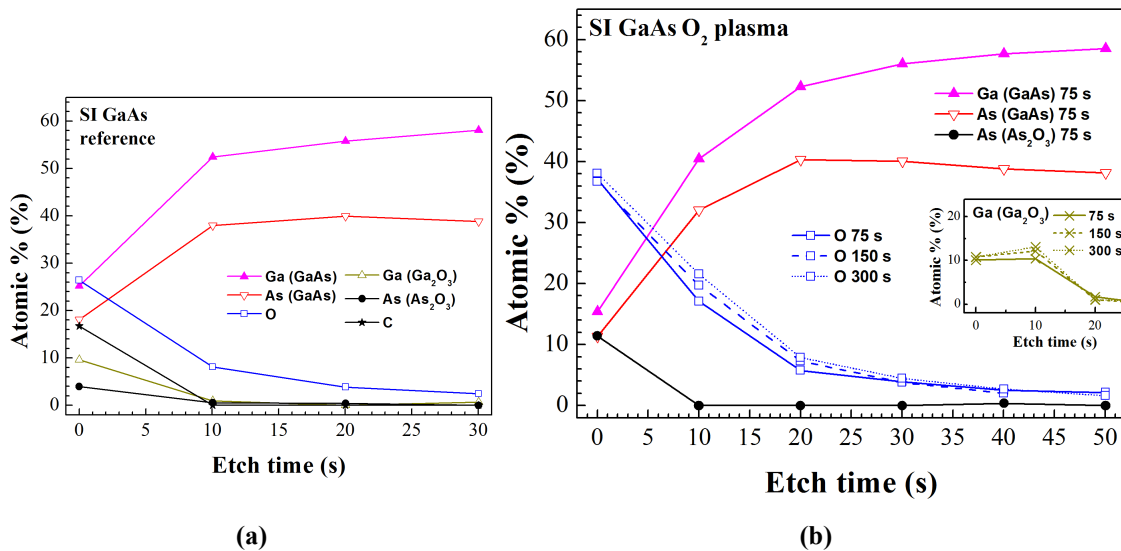


Obr. 16: Vypočítané energie E_v a E_c ako funkcie hĺbky pre popísané heteroštruktúry pre rôzne hodnoty aplikovaného el. poľa (0, 1, -1 V) a pre dve rôzne koncentrácie donorov v GaAs krycej vrstve predstavujúce nedopovaný GaAs ($N_d = 1 \times 10^{15} \text{ cm}^{-3}$) a vysoko dopovaný GaAs ($N_d = 1 \times 10^{19} \text{ cm}^{-3}$). Výpočet uvažuje hradlovú elektródu tvorenú iba vrstvou Ti (Schottkyho bariéra $\Phi_B = 0,26 \text{ eV}$) (**vľavo**) a dvojvrstvu Ti+Pt ($\Phi_B = 0,6 \text{ eV}$) (**vpravo**).

a (ii) Φ_B zohľadňuje vplyv Pt, za výstupnú prácu je považovaná priemerná hodnota Ti a Pt a teda $\Phi_B = 0,6 \text{ eV}$. Príspevok Au vrstvy nebol braný do úvahy pre svoj zanedbateľný vplyv kvôli jej veľmi ďalekému umiestneniu od rozhrania kov/polovodič. Energie valenčných a vodivostných pásov boli počítané pre tri rôzne hodnoty aplikovaného vonk. jednosm. el. poľa (0, 1, -1 V) pre heteroštruktúry použité na prípravu MOSHFET-ov: 5 nm GaAs krycia vrstva / 50 nm $\text{Al}_{0,3}\text{Ga}_{0,7}\text{As}$ bariéra / Si δ dopujúca vrstva / 4 nm $\text{Al}_{0,3}\text{Ga}_{0,7}\text{As}$ oddeľovacia vrstva / 10 nm $\text{In}_{0,23}\text{Ga}_{0,77}\text{As}$ kanál / 200 nm (100) GaAs prispôsobovacia vrstva / poloizolačný (100) GaAs substrát a pre dve koncentrácie donorov v GaAs krycej vrstve: $1 \times 10^{15} \text{ cm}^{-3}$ (nedopovaný GaAs) a $1 \times 10^{19} \text{ cm}^{-3}$ (vysoko dopovaný GaAs). Výpočty naznačujú, že zníženie AlGaAs bariéry nastáva až do konc. donorov približne $\sim 1 \times 10^{18} \text{ cm}^{-3}$, čo už presahuje hodnotu nameranú na n-type GaAs ($7,5 \times 10^{17} \text{ cm}^{-3}$), ktorý bol použitý na vyhodnotenie rýchlosti rastu oxidovej vrstvy pomocou O_2 plazmy. Vďaka tomu možno očakávať po zavedení dopovania GaAs krycej vrstvy hrubšie oxidové vrstvy bez výrazného elektro statického vplyvu na zvyšok heteroštruktúry. Hĺbkové priebehy kyslíka a uhlíka v oxidovanej heteroštruktúre boli skúmané pomocou spektroskopie Augerových elektrónov na podobnej heteroštruktúre ako bola použitá na prípravu tranzistorov. Sledované boli signály od Ga (1070 eV), As (1228 eV), Al (68 eV), C (270 eV), N (385 eV) a O (510 eV). Intenzity meraných signálov boli vyjadrené rozdielom výšok maxim a minim jednotkou APPH (z angl. Auger peak-to-peak heights). Obr. 17 vľavo zobrazuje hĺbkové AES spektrá referenčnej heteroštruktúry. Výskyt kyslíka v blízkosti povrchu štruktúry odhaľuje prítomnosť prirodzených oxidov GaAs vzniknutých spontánnou oxidáciou na vzduchu.

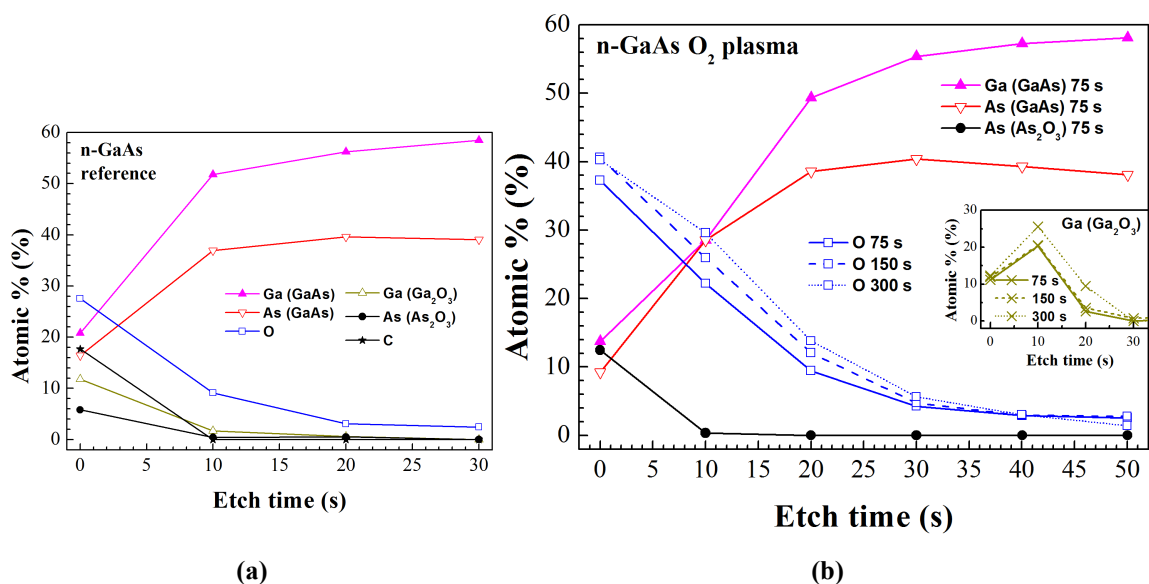


Obr. 17: Spektrá Augerových elektrónov neoxidovanej heteroštruktúry (vľavo) a vybraných chem. prvkov: O, C – rôzne ox. časy, Ga, As – 150 s [41].

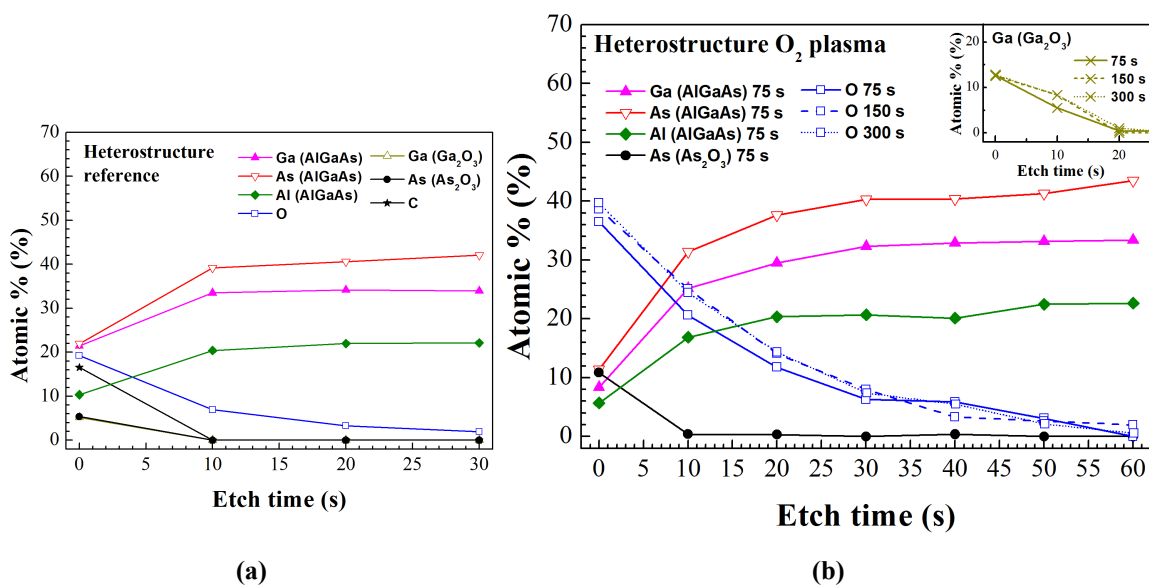


Obr. 18: Hĺbkové profily vybraných prvkov získané pomocou XPS pre poloizolačný GaAs. Referenčné spektrum (a) a kombinované spektrum pre rôzne oxidačné časy (75, 150 a 300 s). Vnorený obrázok znázorňuje profily obsahu Ga (Ga_2O_3) väzby (b).

Vývoj priebehov kyslíka a uhlíka s dobou oxidácie spoločne s reprezentatívnymi priebehmi Ga a As pre ox. čas 150 s (pre ostatné časy boli pozorované len malé rozdiely) dokumentuje Obr. 17 vpravo. Bol pozorovaný mierny nárast v obsahu kyslíka a posun jeho maxima smerom k povrchu štruktúry, čo súvisí s mierne sa znižujúcim obsahom uhlíka s narastajúcim časom oxidácie (odprašovací rýchlosť Ar^+ iónmi pre uhlík je vyššia ako pre kyslík) plynúcim pravdepodobne s mierne zvýšeného úniku As spôsobeného jeho prchavým charakterom a následnej reorganizácii povrchu na at. úrovni. Nárast obsahu kyslíka môže súvisieť aj s obohacovaním sa oxidovanej vrstvy pri dlhších ox. časoch, jednotlivé rozdiely v maximách spektier sú však na jednoznačné posúdenie primálne, keďže veľkosť meraného signálu v danom bode je čiastočne ovplyvnená aj jeho bezprostredným okolím, čo sa mohlo meniť od vzorky k vzorke.



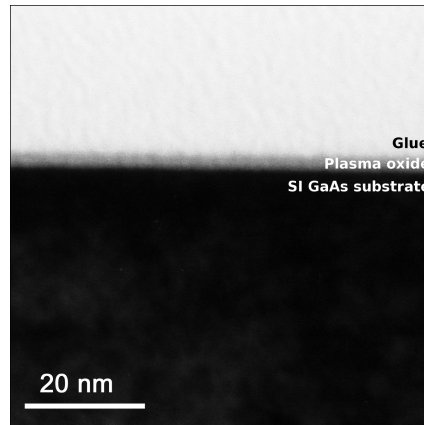
Obr. 19: Hĺbkové profily vybraných prvkov získané pomocou XPS pre n-typ GaAs. Referenčné spektrum (a) a kombinované spektrum pre rôzne oxidačné časy (75, 150 a 300 s). Vnorený obrázok znázorňuje profily obsahu Ga (Ga_2O_3) väzby (b).



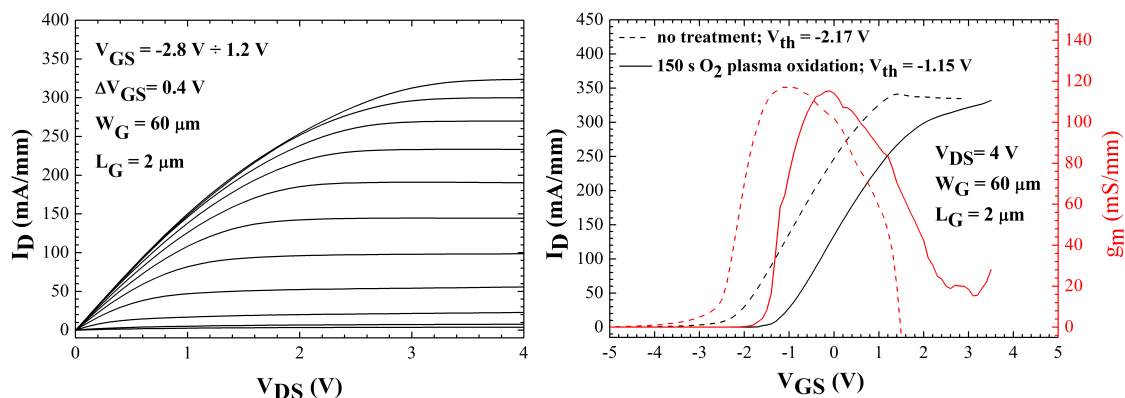
Obr. 20: Hĺbkové profily vybraných prvkov získané pomocou XPS pre MOCVD rastenú heteroštruktúru. Referenčné spektrum (a) a kombinované spektrum pre rôzne oxidačné časy (75, 150 a 300 s). Vnorený obrázok znázorňuje profily obsahu Ga (Ga_2O_3) väzby (b).

Hĺbkové profilovanie chemického zloženia pomocou XPS bolo vykonané podobne ako v prípade mokrej oxidácie s príspevom UV žiarenia. Referenčné a kombinované spektrá pre rôzne časy oxidácie pre poloizolačný GaAs, n-typ GaAs a heteroštruktúru sú zobrazené postupne na Obr. 18, Obr. 19 a Obr. 20. Nezávisle od času oxidácie a substrátu bol pozorovaný približne 10 at.% obsah As (As_2O_3) väzby, ktorý vykazoval lin. pokles až k 0 at.%, kt. dosiahol po 10 s odprašovania

iónovým delom, čo naznačuje obmedzenie jeho výskytu výlučne na povrch oxidovaných vrstiev. Na základe XPS analýzy predpokladáme, že Ga_2O_3 je najpočetnejšie zastúpený oxid v plazmaticky oxidovaných vrstvách. Najvyšší špičkový obsah Ga (Ga_2O_3) väzby bol pozorovaný pre n-typ GaAs (~25 at.%), pokým pre poloizolačný GaAs a nedopovanú GaAs kryciu vrstvu bol jej obsah približne polovičný (~13 at.%).



Obr. 21: Priečný rez poloizolačného GaAs oxidovaného 150 s v O_2 plazme získaný pomocou TEM v svetlom poli znázorňuje amorfný oxid tvoriaci s GaAs ostré rozhranie bez nerovností.



Obr. 22: Statická výstupná charakteristika HFET-u bez plazmaticky oxidovanej vrstvy. Žiaden významný rozdiel v I_{Dsat} oproti MOSHFET-om nebol pozorovaný (**vľavo**). Porovnanie strmostí a prevodových charakteristík HFET-ov a MOSHFET-ov. V_{th} bolo pri MOSHFET-och významne posunuté smerom do kladných hodnôt. (**vpravo**) [41].

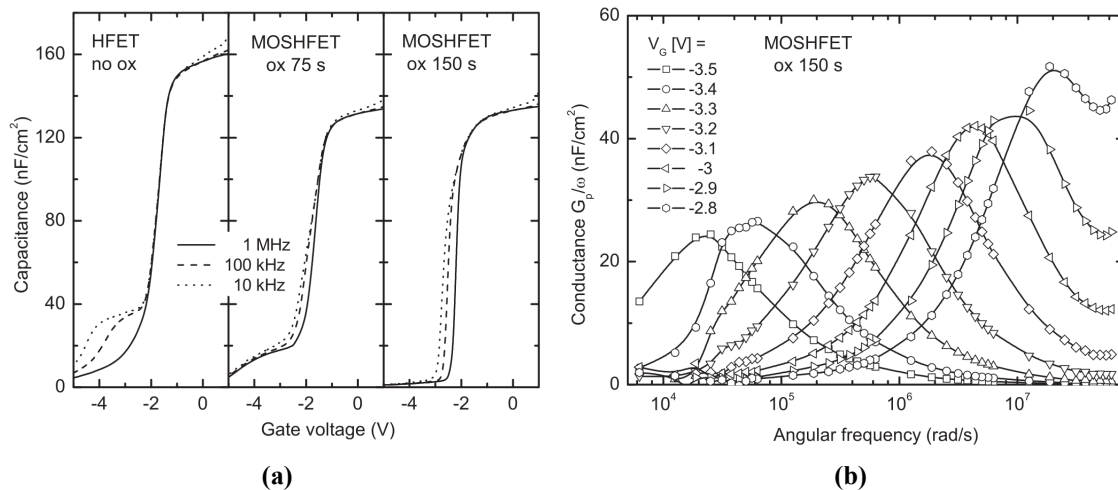
Priečný rez 150 s poloizolačného plazmaticky oxidovaného GaAs zobrazený na Obr.21 zhotovený pomocou TEM potvrdil ostré rozhranie medzi plazmaticky pripraveným oxidom a GaAs substrátom, rozhranie navyše neobsahovalo nerovnosti. Oxidová vrstva nevykazovala zmeny kontrastu počas otáčania a nakláňania vzorky v mikroskope, z čoho možno usudzovať jej amorfný charakter. Oxidová vrstva bola pribl. 2 nm hrubá a na rozdiel od vrstiev pripravených mokrou oxidáciou s využitím UV žiarenia neobsahovala ani poruchy v kryšt. mriežke GaAs.

Heteroštruktúry narastené vo viacerých MOCVD cykloch boli použité na vyhodnotenie vplyvu

O₂ plazmy na prahové napätie V_{th} MOSHFET-ov pomocou statickej el. charakterizácie a tiež na určenie hustoty nábojových pascí a driftovej pohyblivosti elektrónov pri konfigurácii s dvojitým hradlovým dielektrikom (plazmatický oxid pokrytý 10 nm Al₂O₃ pripraveným pomocou ALD). Výsledky statickej el. charakterizácie znázorňuje Obr.22, ktorý porovnáva 150 s oxidovaný MOSHFET a referenčný HFET. Zaznamenaný rozdiel v I_{Dsat} a g_m bol minimálny, z čoho možno vyvodzovať zanedbateľné pinovanie E_F spôsobené technologickým procesom. 150 s oxidované MOSHFET-y však vykazovali výrazný posun V_{th} (z -2,17 V na -1,15 V) oproti ref. HFET-om, čo vysvetľujeme prítomnosťou záporného náboja v oxidovanej vrstve, keďže vzdialenosť medzi hradlom a kanálom bola po oxidácii rovnaká, nanajvýš mierne vyššia (nižšia hustota amorfného oxidu oproti monokryštalickému GaAs) a teda kapacita medzi hradlom a kanálom zostala rovnaká, nanajvýš mierne klesla (podobné hodnoty permitivity pre GaAs a ox. vrstvy tvorenú prevažne Ga₂O₃), čo by malo za následok buď žiaden alebo mierny posun smerom do záporných hodnôt.

Kruhové diódy ($\Phi = 80 - 280 \mu\text{m}$) boli použité na analýzu frekvenčnej disperzie kapacity, MOSHFET-y ($L_G = 2 \mu\text{m}$, $W_G = 60 \mu\text{m}$) na určenie hustoty stavov nábojových pascí a fat-MOSHFET-y ($L_G = 100 \mu\text{m}$, $W_G = 60 \mu\text{m}$) na stanovenie závislosti pohyblivosti elektrónov od plošnej hustoty náboja. Obr.23a zobrazuje typické C-V charakteristiky ref. HFET-ov a MOSHFET-ov (ox. čas 75 a 150 s) pre tri vybrané frekvencie - 10 kHz, 100 kHz a 1 MHz. Všetky súčiastky vykazovali veľmi nízku frekvenčnú disperziu kapacity v akumuláčnej oblasti a oba MOSHFET-y dosiahli zlepšenie aj v oblasti ochudobnenia v porovnaní s referenciou. Pre určenie hustoty stavov nábojových pascí bola použitá metóda vodivostnej spektroskopie v rozsahu 1 kHz - 10 MHz. Obr.23b znázorňuje namerané vodivosti pre 150 s oxidovaný MOSHFET, podobné výsledky dosahovali súčiastky oxidované 75 s. Hustota stavov pascí bola určená zo vzťahu $D_{it} = 2,5 \cdot G_{p,max}/q\omega$, kde $G_{p,max}$ je najvyššia nameraná hodnota paralel. vodivosti pre danú frekvenciu a $\omega = 2\pi f$ je uhlová frekvencia [44]. Aktivačná energia pascí E_T a časová konštanta ich emisie τ_T je vo vzťahu cez $\tau_T = K \cdot \exp(E_T/kT)$, kde K tvorí súčin záchytného prierezu σ_T , tepelnej rýchlosti v_t , efektívnej hustoty stavov N_c a T je termodynamická teplota [44]. Pre In_{0,23}Ga_{0,77}As boli použité nasledovné hodnoty: $v_t = 4,7 \times 10^7$ cm/s a $N_c = 3,6 \times 10^{17}$ cm⁻³ [45]. Hodnotu záchytného prierezu predpokladáme $\sigma_T = 3,65 \times 10^{-16}$ cm². Závislosť hustoty nábojových pascí od ich energie pre 75 s a 150 s oxidované MOSHFET-y je znázornená na Obr.24a, pre kratší čas oxidácie sú hodnoty približne 2-4x nižšie pravdepodobne kvôli rozdielnym pomerom oxidov Ga a As. Keďže hustota stavov pascí sa po oxidácii nachádzala v ráde 10¹¹ cm⁻²eV⁻¹, možno usudzo-

vať, že oxidácia GaAs v O_2 plazme ich efektívne potláča a teda, že táto metóda je veľmi sľubná pre prípravu spoľahlivých MOS štruktúr. Statická charakterizácia MOSHFET-ov potvrdila ich takmer rovnaké vlastnosti pre oxidačné časy 75 s aj 150 s. Typické dosiahnuté hodnoty I_{Dsat} a g_m pre tranzistory s $L_G = 2 \mu\text{m}$ boli $\sim 250 \text{ mA/mm}$ ($V_G = 1 \text{ V}$) a $\sim 130 \text{ mS/mm}$, prahové napätie bolo približne $-3,5 \text{ V}$, prirazné napätie definované pre hradlový zvodový prúd 10 mA/mm bolo $\sim 32 \text{ V}$ pre oba MOSHFET-y a približne polovica pre HFET-y so Schottkyho hradlom.

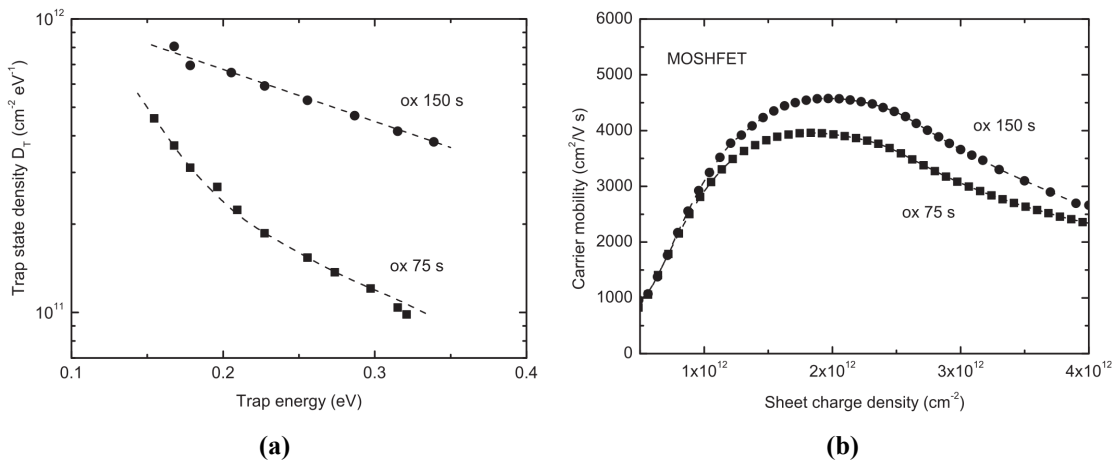


Obr. 23: C-V charakteristiky HFET-u a MOSHFET-ov oxidovaných 75 s a 150 s merané pri troch vybraných frekvenciách, 10 kHz (bodkované čiary), 100 kHz (čiarkované čiary) a 1 MHz (plné čiary) (a). Vodivosť ako funkcia kruhovej frekvencie pre MOSHFET oxidovaný 150 s meraná pre rôzne hradlové napätia ($\Delta V_G = 0,1 \text{ V}$) použitá na určenie hustoty stavov nábojových pascí (b) [39].

C-V charakteristiky v kombinácii s meraním vodivosti medzi emitorom a kolektorom boli použité na určenie driftovej pohyblivosti elektrónov v kanále v závislosti od hradlového napätia a ploš. koncentrácie náboja. Merania vodivosti boli uskutočnené na fat-MOSHFET-och kvôli zníženiu vplyvu odporov emitora a kolektora. Pohyblivosť bola učená zo vzťahu $\mu_d = (L_G G_{ch}) / (q W_G n_s)$, kde L_G a W_G sú rozmery hradla a G_{ch} je vodivosť kanála meraná pri malých kolektorových napätiach (0,1–0,3 V). Plošná hustota náboja bola získaná integrovaním C-V krivky. Obr.24b znázorňuje driftovú pohyblivosť elektrónov ako funkciu ploš. hustoty náboja pre 75 s a 150 s oxidované MOSHFET-y. Najvyššie hodnoty pohyblivosti boli $3950 \text{ cm}^2/\text{Vs}$ pre ox. čas 75 s a $4570 \text{ cm}^2/\text{Vs}$ pre ox. čas 150 s, obe dosiahnuté pri $n_s \cong 2 \times 10^{12} \text{ cm}^{-2}$.

Naše výsledky dokazujú vhodnosť využitia oxidácie GaAs v O_2 plazme za účelom vytvorenia vysoko kvalitného rozhrania oxid/polovodič pre spoľahlivé poľom riadené tranzistory. Plazmatická oxidácia vytvára zapustenú oxidovú vrstvu a posúva tak rozhranie bližšie k 2D elektrónovému plynu, preč od porúch a pascí na povrchu krycej vrstvy. Následne sú takéto súčiastky menej náchylné na degradáciu transportných vlastností kanála alebo pinovaniu E_F na

rozhraní oxid/polovodič, dosahujú nižšiu hustotu nábojových pascí a môžu byť prekryté ďalším hradlovým dielektrikom s vysokou hodnotou relat. permitivity.



Obr. 24: Hustota stavov nábojových pascí ako funkcia ich energie vyhodnotená z vodivostných meraní pri izbovej teplote pre pripravené MOSHFET-y (ox. časy 75 s a 150 s) (a). Driftová pohyblivosť nosičov náboja ako funkcia plošnej hustoty náboja v InGaAs kanále pripravených MOSHFET-ov (ox. časy 75 s a 150 s) získané meraním na fat-MOSHFET-och (b)[39].

Záver

V tejto práci sme skúmali tri rôzne prístupy k riešeniu problému vysokej hustoty nábojových pascí, súvisiacej s technológiou prípravy rozhraní oxid/GaAs, konkrétne in situ pasiváciu krycej GaAs vrstvy poľom riadených tranzistorov s heteroštruktúrou tenkou vrstvou AlO_x , ďalej oxidáciu krycej GaAs vrstvy v DI vode za prítomnosti UV žiarenia a oxidácie GaAs v O_2 plazme. Vrstva AlO_x bola pripravená z in situ rastenej Al vrstvy pomocou MOCVD a jej následnou oxidáciou na vzduchu. MOSHFET-y opatrené ~ 2 nm vrstvou AlO_x vykazovali zvýšené hodnoty $I_{Dsat} = 480$ mA/mm ($V_G = 1$ V) a $g_m = \sim 150$ mS/mm ($V_G = -2$ V) oproti referenčným HFET-om so Schottkyho hradlom, kde $I_{Dsat} = 260$ mA/mm ($V_G = 1$ V) a $g_m = \sim 120$ mS/mm ($V_G \cong -1$ V). Boli pozorované znížené hodnoty odporov prístupových oblastí R_S a R_D , ako dôsledok zmeny povrchového potenciálu po leptaní vrstvy AlO_x v prístupových oblastiach. Porovnanie stat. parametrov ukázalo zvýšenie I_{Dsat} (~ 500 mA/mm oproti ~ 300 mA/mm) a g_m (131 mS/m oproti 93 mS/mm) v prospech leptaných MOSHFET-ov. Hĺbku zaleptania AlO_x vrstvy nebolo možné jednoznačne určiť kvôli opätovnému rastu prirodzeného oxidu GaAs po úplnom odstránení AlO_x . C-V merania však naznačujú, že vrstva bola iba stenčená, nie úplne odleptaná. Optimalizácia tohto procesu by mohla priniesť ďalšie zlepšenie stat. parametrov, je však žiaduce preskúmať vplyv leptania aj na ďalšie dôležité parametre tranzistorov.

Prvé výsledky z technológie mokrej oxidácie GaAs za súčasného pôsobenia UV žiarenia naznačujú potrebu optimalizácie tohto procesu predtým, ako bude takto pripravené ox. vrstvy možné využiť na izoláciu hradla alebo pasiváciu príst. obl. tranzistorov za účelom skúmania ich elektrických vlastností a určenia hustoty nábojových pascí. Nanešťastie, do termínu odovzdania tejto práce boli známe iba niektoré štruktúrne vlastnosti takto pripravených vrstiev. XRR analýza potvrdila o približne 30 % vyššiu oxidačnú rýchlosť pre n-typ GaAs ako pre poloizolačný GaAs a hĺbkové prvkové profilovanie pomocou XPS odhalilo, že Ga_2O_3 je najpočetnejšie zastúpeným oxidom v oxidovaných vrstvách. Obsah nepriaznivého As_2O_3 bol stanovený na $4 \div 5$ at.% pre poloizolačný GaAs a $6 \div 8$ at.% pre n-typ GaAs. Kontrola rozhrania oxid/GaAs vykonaná pomocou TEM ukázala jeho nerovný povrch a taktiež veľké množstvo porúch kryšt. mriežky (dislokácie a/alebo praskliny), čomu by mohlo predísť zníženie optického výkonu počas oxidácie. Študovali sme taktiež vplyv O_2 plazmy pri oxidácii GaAs a potenciálne využitie tejto techniky pri príprave MOSHFET-ov. Podobne ako v predošlom prípade, aj tu ukázala XRR analýza oveľa vyššiu oxidačnú rýchlosť ($\sim 3\times$) pre n-typ GaAs ako pre poloizolačný GaAs. Keďže krycia vrstva študovaných poľom riadených tranzistorov s heteroštruktúrou nebola úmyselne dopovaná, predpokladáme, že zavedením jej riadenej dopácie počas epitaxného rastu bude možné pripraviť pomocou oxidácie v O_2 plazme hrubšie oxidové vrstvy. Analýza vypočítanej pásovej štruktúry naznačuje, že dopácia na úrovni mierne presahujúcej použitý n-typ GaAs substrát vnáša iba zanedbateľný vplyv na priebehy E_c a E_v oproti nedopovaným štruktúram. Hĺbkové profilovanie prvkového zloženia pomocou XPS odhalilo obsah As_2O_3 na úrovni ~ 10 at.% a navyac potvrdilo jeho výskyt prevažne na povrchu oxidovej vrstvy. Ga_2O_3 bol potvrdený ako hlavná zložka oxidovanej vrstvy. Amorfny charakter vrstvy a strmé rozhranie oxid/GaAs s hladkým rozhraním bol potvrdený pomocou TEM. Pre MOSHFET-y s oxidovanou vrstvou bol oproti referenčným HFET-om pozorovaný posun V_{th} z -2.17 V na -1.15 V spôsobený negatívnym nábojom v oxide. Zavedením dopácie GaAs krycej vrstvy je možné očakávať ešte výraznejší posun V_{th} smerom do kladných hodnôt. Oxidované štruktúry boli dodatočne pokryté 10 nm vrstvou Al_2O_3 pripravenou technikou ALD, čo vytvorilo dvojvrstvový hradlový izolant. Pozorovaná hustota stavu pascí tejto konfigurácie sa nachádzala v ráde $10^{11} \text{ cm}^{-2} \text{ eV}^{-1}$ a driftová pohyblivosť elektrónov bola určená na úrovni $3950 \text{ cm}^2/\text{Vs}$ pre ox. čas 75 s a $4570 \text{ cm}^2/\text{Vs}$ pre ox. čas 150 s. Tieto výsledky naznačujú veľký potenciál oxidácie GaAs pomocou O_2 plazmy ako užitočnej metódy pri príprave spoľahlivých poľom riadených tranzistorov s nízkou hustotou nábojových pascí vyžadovanou pre moderné aplikácie.

Summary

In this work, we studied and discussed three different approaches on how to address the problem of high number of trap states correlated to the technology of oxide/GaAs interface preparation: in-situ passivation of GaAs cap layer of heterostructure FETs with thin, air-oxidised layer of MOCVD-grown aluminum producing insulating AlO_x layer and oxidation of GaAs cap layer either by UV-assisted wet oxidation (photowashing), or by exposing it to O_2 plasma.

In-situ prepared Al layer went through subsequent air-assisted oxidation providing coalescent AlO_x layer. MOSHFET devices with ~ 2 nm thick AlO_x layer exhibited an increased values of $I_{Dsat} = 480$ mA/mm ($V_G = 1$ V) and $g_m = \sim 150$ mS/mm ($V_G = -2$ V) as compared to the reference, Schottky-gate, HFETs with $I_{Dsat} = 260$ mA/mm ($V_G = 1$ V) and $g_m = \sim 120$ mS/mm ($V_G \cong -1$ V). Lowered access resistances R_S and R_D were observed due to the changed surface potential after the access region AlO_x etching. Comparison of static parameters of etched MOSHFETs vs. non-etched MOSHFETs showed an increase of I_{Dsat} (~ 500 mA/mm vs. ~ 300 mA/mm) and g_m (131 mS/m vs. 93 mS/mm). Etch depth couldn't be exactly evaluated due to native GaAs oxide regrowth right after the complete AlO_x removal. C-V characterisation suggests AlO_x layer was only thinned-down, not completely removed. Optimisation of the etching process might lead to additional DC performance improvement, however further study is desirable in order to investigate the enhancement of other important MOSHFET parameters.

First results from photowashing of GaAs suggest, optimisation is needed before it can be implemented as gate oxide and/or passivation layer for field-effect devices to study their electrical properties and evaluate density of trap states. Unfortunately, only structural properties were evaluated to the date of submission of this PhD thesis. XRR analysis showed about 30 % higher oxidation rate for n-type GaAs substrate than for the semiinsulating GaAs, and deep elemental XPS profiling revealed Ga_2O_3 to be the major oxide substance in the oxidised layer. Moreover, $4 \div 5$ at.% and $6 \div 8$ at.% of unfavorable As_2O_3 was observed in semiinsulating and n-type GaAs, respectively. Uneven oxide/GaAs interface, as well as numerous dislocations and/or cracks in GaAs substrate were observed by cross-sectional TEM study. Lower optical power during oxidation might help to reduce or even eliminate their formation, while reducing the oxide/GaAs interface roughness.

We also studied an impact of O_2 plasma-assisted oxidation of GaAs and potential utilisation of such prepared oxide layers in MOSHFET devices. Similarly to photowashing, XRR analysis showed much higher ($\sim 3\times$) tendency towards oxidation for n-type than for semiinsulating

GaAs. As GaAs cap layer of studied HFET structures was undoped, we believe doping during MOCVD-growth would allow to achieve thicker O₂ plasma-prepared oxide layers. Band structure calculations suggest, that doping of GaAs cap layer up to donor concentrations slightly exceeding that of investigated n-type GaAs substrate would introduce only negligible E_c and E_v deviations. XPS depth elemental composition profiling revealed relatively low As₂O₃ content (~10 at.%) and suggested its surface-restricted occurrence. Ga₂O₃ was found to be the major oxide compound in the oxidised layer. An amorphous oxidised layer and abrupt oxide/GaAs transition with smooth interface was confirmed by cross-sectional TEM study. V_{th} shift from -2.17 V to -1.15 V, caused by negative oxide charge, was observed for oxidised devices as compared to reference HFETs. Introducing GaAs cap doping, even greater positive V_{th} shift can be expected. Additionally, oxidised structures were covered with 10 nm ALD-deposited Al₂O₃ producing MOSHFETs with double layer gate insulator. Observed trap state density was in the order of 10¹¹ cm⁻²eV⁻¹ and evaluated drift mobility was 3950 cm²/Vs and 4570 cm²/Vs for 75 s and 150 s oxidation times, respectively. These results show the great potential of O₂ plasma-assisted oxidation of GaAs as technique useful in fabrication of reliable field-effect transistors with oxide/GaAs interfaces with low trap state density required for modern applications.

Literatúra

- [1] G. E. Moore *Electronics*, vol. 38, no. 8, 1965.
- [2] “International Technology Roadmap for Semiconductors - 2013 Report,” 2013.
- [3] “International Technology Roadmap for Semiconductors - 2011 Report,” 2011.
- [4] “International Technology Roadmap for Semiconductors - 2012 Update,” 2012.
- [5] J. A. del Alamo *Nature*, vol. 479, no. 7373, pp. 317--323, 2011.
- [6] D.-H. Kim et al. in *IEEE Int. Electron Devices Meet.*, p. 692--695, 2010.
- [7] D.-H. Kim and J. A. del Alamo *IEEE Electron Device Lett.*, vol. 31, pp. 806--808, 2010.
- [8] A. Leuther et al. in *Int. Conf. Indium Phosphide Relat. Mater.*, 2011.
- [9] H. D. Trinh, E. Y. Chang, P. W. Wu, Y. Y. Wong, C. T. Chang, Y. F. Hsieh, C. C. Yu, H. Q. Nguyen, Y. C. Lin, K. L. Lin, and M. K. Hudait *Applied Physics Letters*, vol. 97, no. 4, 2010.
- [10] E. O'Connor *Journal of applied physics*, vol. vol. 109, no. issue 2, p. 024101, 2011.
- [11] Y.-T. Chen, H. Zhao, Y. Wang, F. Xue, F. Zhou, and J. C. Lee *Applied Physics Letters*, vol. 96, no. 10, 2010.
- [12] I. Ok and J. C. Lee *Fundamentals of III-V Semiconductor MOSFETs*, pp. 307--347, 2010.
- [13] Y. D. Wu, T. D. Lin, T. H. Chiang, Y. C. Chang, H. C. Chiu, Y. J. Lee, M. Hong, C. A. Lin, and J. Kwo *Journal of Vacuum Science & Technology B*, vol. 28, no. 3, pp. C3H10--C3H13, 2010.
- [14] C.-W. Cheng, G. Apostolopoulos, and E. A. Fitzgerald *Journal of Applied Physics*, vol. 109, no. 2, 2011.
- [15] R. Engel-Herbert, Y. Hwang, J. Cagnon, and S. Stemmer *Applied Physics Letters*, vol. 95, no. 6, 2009.
- [16] Y. Liu, M. Xu, J. Heo, P. D. Ye, and R. G. Gordon *Applied Physics Letters*, vol. 97, no. 16, 2010.
- [17] M. Xu, K. Xu, R. Contreras, M. Milojevic, T. Shen, O. Koybasi, Y. Wu, R. Wallace, and P. Ye in *Electron Devices Meeting, 2009 IEEE International*, pp. 1--4, 2009.
- [18] X. Zhang, E. Lamere, X. Liu, J. Furdyna, and S. Ptasinska *Applied Physics Letters*, vol. 104, p. 181602, 2014.
- [19] H.-Y. Lee and Y.-F. Lin *Semicond. Sci. Technol.*, vol. 25, no. 1, p. 015005, 2010.
- [20] H.-H. Wang, D.-W. Chou, J.-Y. Wu, Y.-H. Wang, and M.-P. Houg *Japanese Journal of Applied Physics*, vol. 39, no. 7S, p. 4477, 2000.
- [21] K.-W. Lee, H.-C. Lin, F.-M. Lee, W.-S. Chen, and Y.-H. Wang *Electrochemical and Solid-State Letters*, vol. 14, pp. H73--H75, 2011.
- [22] K.-W. Lee, H.-C. Lin, C.-C. Wu, F.-M. Lee, and Y.-H. Wang *Solid-State Electron.*, vol. 57, pp. 80--82, 2011.
- [23] K.-W. Lee, H.-C. Lin, and Y.-H. Wang in *Indium Phosphide and Related Materials (IPRM), 2012 International Conference on*, pp. 54--56, Aug 2012.
- [24] K. Choi and J. Lee *J. Vac. Sci. Technol., B*, vol. 20, p. 274, 2002.
- [25] Z. Liliental-Weber *Journal of Applied Physics*, vol. 67, p. 4, 1990.
- [26] R. Chang, A. Polaka, D. Allara, C. Chang, and W. Lanford *Journal of Vacuum Science & Technology*, vol. 16, p. 888, 1979. doi: 10.1116/1.570108.
- [27] M. Losurdo, P. Capezzuto, and G. Bruno *Phys. Rev. B*, vol. 56, pp. 10621--10627, 1997.
- [28] M. Passlack, M. Hong, and J. Mannaerts *Solid-State Electron.*, vol. 39, pp. 1133--1136, 1996.
- [29] Y. Terada, M. Deura, Y. Shimogaki, M. Sugiyama, and Y. Nakano *Journal of Crystal Growth*, vol. 310, no. 23, pp. 4808 -- 4812, 2008.
- [30] Y. Terada, Y. Shimogaki, Y. Nakano, and M. Sugiyama *Journal of Crystal Growth*, vol. 312, no. 8, pp. 1359 -- 1363, 2010.
- [31] H. Hasegawa, M. Akazawa, K. ichirou Matsuzaki, H. Ishii, and H. Ohno *Japanese Journal of Applied Physics*, vol. 27, no. 12A, p. L2265, 1988.

- [32] H. Hasegawa, M. Akazawa, H. Ishii, and K. Matsuzaki *Journal of Vacuum Science & Technology B*, vol. 7, no. 4, pp. 870--878, 1989.
- [33] S. Koveshnikov, W. Tsai, I. Ok, J. C. Lee, V. Torkanov, M. Yakimov, and S. Oktyabrsky *Applied Physics Letters*, vol. 88, no. 2, 2006.
- [34] M. Kazzi, L. Czornomaz, D. Webb, C. Rossel, D. Caimi, H. Siegwart, J. Fompeyrine, and C. Marchiori *Applied Physics Letters*, vol. 99, p. 052102, 2011.
- [35] M. Akazawa, A. Domanowska, B. Adamowicz, and H. Hasegawa *Journal of Vacuum Science & Technology B*, vol. 27, p. 2028, 2009.
- [36] D. Gregušová, R. Kúdela, R. Stoklas, F. Guemann, M. Blaho, J. Fedor, and P. Kordoš in *Advanced Semiconductor Devices Microsystems (ASDAM), 2012 Ninth International Conference on*, pp. 107--110, 2012. ISBN 978-1-4673-1195-3.
- [37] P. Kordoš, A. Fox, R. Kúdela, M. Mikulics, R. Stoklas, and D. Gregušová *Semicond. Sci. Technol.*, vol. 27, p. 115002, Nov. 2012.
- [38] P. Kordoš, D. Gregušová, R. Stoklas, K. Čičo, and J. Novák *Applied Physics Letters*, vol. 90, no. 12, 2007.
- [39] F. Guemann, D. Gregušová, R. Stoklas, J. Dérer, R. Kúdela, K. Fröhlich, and P. Kordoš *Appl. Phys. Lett.*, vol. 105, p. 183504, 2014.
- [40] F. Guemann, R. Kúdela, K. Fröhlich, J. Liday, P. Vogrinčič, S. Gazi, R. Stoklas, P. Kordoš, J. Novák, and D. Gregušová in *Proc. ADEPT. 2st Inter. Conf. on Advan. in Electronic and Photonic Technol.*, pp. 5--8, 2014. ISBN 978-80-554-0881-1.
- [41] F. Guemann, R. Kúdela, P. Kordoš, E. Dobročka, S. Gazi, J. Dérer, J. Liday, P. Vogrinčič, and D. Gregušová *Journal of Vacuum Science & Technology B*, vol. 33, no. 1, 2015.
- [42] G. L. Snider, I.-H. Tan, and E. L. Hu *Journal of Applied Physics*, vol. 68, no. 6, pp. 2849--2853, 1990.
- [43] I.-H. Tan, G. L. Snider, L. D. Chang, and E. L. Hu *Journal of Applied Physics*, vol. 68, no. 8, pp. 4071--4076, 1990.
- [44] D. K. Schroder, *Semiconductor Material and Device characterization*. Wiley, New York, 1980.
- [45] "InGaAs properties." <http://www.ioffe.ru/SVA/NSM/Semicond/GaInAs>.

Zoznam publikovaných prác

2015

F. Guemann, R. Kúdela, P. Kordoš, E. Dobročka, Š. Gaži, J. Dérer, J. Liday, P. Vogrinčič, and D. Gregušová: III-As heterostructure field-effect transistors with recessed ex-situ gate oxide by O₂ plasma-oxidised GaAs cap. *J. Vac. Sci. Technol. B* **33**, 01A111 (2015).

2014

F. Guemann, D. Gregušová, R. Stoklas, J. Dérer, R. Kúdela, K. Fröhlich, and P. Kordoš: InGaAs/GaAs metal-oxide-semiconductor heterostructure field-effect transistors with oxygen-plasma oxide and Al₂O₃ double-layer insulator. *Appl. Phys. Lett.* **105**, 183504 (2014).

F. Guemann, R. Kúdela, K. Fröhlich, J. Liday, P. Vogrinčič, Š. Gaži, R. Stoklas, P. Kordoš, J. Novák, and D. Gregušová: III-As high electron mobility transistors with recessed ex-situ gate oxide In: *Proc. ADEPT. 2st Inter. Conf. on Advan. in Electronic and Photonic Technol.* ISBN 978-80-554-0881-1. P. 5-8 (2014).

T. Ščepka, J. Šoltýs, M. Precner, J. Fedor, J. Tóvik, D. Gregušová, **F. Guemann**, R. Kúdela, V. Cambel: Vortex dynamics in ferromagnetic nanoelements observed by micro-hall probes. *Acta Phys. Polonica A* **126**, 390-391 (2014).

2012

P. Rodiere, T. Klein, L. Lemberger, K. Hasselbach, A. Demuer, J. Kacmarcik, Z. S. Wang, H. Q. Luo, X. Y. Lu, H. H. Wen, **F. Guemann** and C. Marcenat: Scaling of the physical properties in Ba(Fe,Ni)₂As₂ single crystals: Evidence for quantum fluctuations, *Phys. Rev. B*, **85**, 214506 (2012).

L. Válik, M. Ťapajna, **F. Guemann**, J. Fedor, P. Šiffalovič, K. Fröhlich: Distribution of fixed charge in MOS structures with ALD grown Al₂O₃ studied by capacitance measurements. In: *ASDAM 2012. Piscataway: IEEE 2012.* ISBN 978-1-4673-1195-3. P. 227-230.

M. Precner, D. Gregušová, J. Šoltýs, J. Fedor, **F. Guemann**, J. Tóvik, R. Kúdela, V. Cambel: Nucleation and annihilation of magnetic vortices in Pacman-like nanodots observed by micro-Hall probes. In: *ASDAM 2012. Piscataway: IEEE 2012.* ISBN 978-1-4673-1195-3. P. 87-90.

K. Fröhlich, M. Mičušík, E. Dobročka, P. Šiffalovič, **F. Guemann**, J. Fedor: Properties of Al₂O₃ thin films grown by atomic layer deposition. In: *ASDAM 2012. Piscataway: IEEE 2012.* ISBN 978-1-4673-1195-3. P. 171-174.

D. Gregušová, R. Kúdela, R. Stoklas, M. Blaho, **F. Guemann**, J. Fedor, P. Kordoš: The influence of an AlO_x film in-situ deposited on the GaAs-based HFETs properties. In: *ASDAM 2012. Piscataway: IEEE 2012.* ISBN 978-1-4673-1195-3. P. 107-110.