SLOVENSKÁ TECHNICKÁ
UNIVERZITA V BRATISLAVE
FAKULTA ELEKTROTECHNIKY
A INFORMATIKY

Rozvoj metód návrhu nízkopríkonových IO a získavania energie priamo na čipe

Development of low-power IC design methods and on-chip energy harvesting

Autoreferát dizertačnej práce
na získanie vedecko-akademickej hodnosti Philosophiae Doctor (PhD.)

v študijnom programe: Elektronika a fotonika
v študijnom odbore: Elektronika

Evidenčné číslo: FEI-104404-51412

autor: Ing. Gabriel Nagy
školiteľka: prof. Ing. Viera Stopjaková, PhD.

Bratislava, September 2016

Slovenská technická univerzita v Bratislave
Fakulta elektrotechniky a informatiky
Ústav elektroniky a fotoniky

Rozvoj metód návrhu nízkopríkonových IO a získavania energie priamo na čipe

Development of low-power IC design methods and on-chip energy harvesting

Autoreferát dizertačnej práce
na získanie vedecko-akademickej hodnosti Philosophiae Doctor (PhD.)

v študijnom programe: Elektronika a fotonika
v študijnom odbore: Elektronika

Evidenčné číslo: FEI-104404-51412

autor: Ing. Gabriel Nagy
školiteľka: prof. Ing. Viera Stopjaková, PhD.

Bratislava, September 2016

Dizertačná práca bola vypracovaná na Ústave elektroniky a fotoniky, Fakulta elektrotechniky a informatiky Slovenskej technickej univerzity v Bratislave.

doktorand: **Ing. Gabriel Nagy**
Ústav elektroniky a fotoniky
Fakulta elektrotechniky a informatiky
Slovenská technická univerzita v Bratislave

školiteľka: **prof. Ing. Viera Stopjaková, PhD.**
Ústav elektroniky a fotoniky
Fakulta elektrotechniky a informatiky
Slovenská technická univerzita v Bratislave

oponenti: **prof. Ing. Miroslav Husák, CSc.**
Katedra mikroelektroniky
Fakulta elektrotechnická
České vysoké učení technické v Praze

prof. Ing. Ján Šaliga, PhD.
Katedra elektroniky a multimediálnych telekomunikácií
Fakulta elektrotechniky a informatiky
Technická univerzita v Košiciach

Autoreferát bol rozoslaný dňa: .....

Obhajoba dizertačnej práce sa koná dňa ..... o ..... hod. na Fakulte elektrotechniky a informatiky Slovenskej technickej univerzity, Ilkovičova 3, 812 19 Bratislava, pred komisiou pre obhajoby dizertačných prác v odbore doktorandského štúdia 2613V25 Elektronika a fotonika.

Predseda odborovej komisie
prof. Ing. Daniel Donoval, DrSc.

Obsah

Úvod **2**

1 Analýza súčasného stavu **3**

1.1 MOS tranzistory riadené substrátovým napätím 5

1.2 Obnoviteľné zdroje energie 7

2 Ciele dizertačnej práce **9**

3 Príspevok k návrhu systémov v nanotechnológiách **10**

3.1 Návrh rail-to-rail operačného zosilňovača 10

3.2 Kompenzácia napäťového ofsetu 11

3.3 Digitálno-analógový prevodník s kompenzáciou 13

3.4 Predzosilňovač pre MEMS mikrofón 14

3.5 Plne-diferenciálny rozdielový zosilňovač 16

3.6 Fázový záves 18

3.7 Analýza realizovateľnosti antén na čipe 18

4 Energetická autonómnosť elektronických systémov **20**

4.1 Navrhovaný systém 20

4.2 Nábojové pumpy 21

4.2.1 Nábojová pumpa s naprieč spínanými kondenzátormi riadená substrátovou elektródou 22

4.3 Optimalizácia nábojovej pumpy 24

4.3.1 Parametre nábojovej pumpy 25

4.3.2 Postup návrhu nábojovej pumpy 26

5 Experimentálna časť **28**

5.1 Porovnanie termočlánkov 28

5.2 Vyhodnotenie navrhnutej BD-Cross nábojovej pumpy 30

5.3 Optimalizácia procesu návrhu a porovnanie nábojových púmp . . 39

6 Zhrnutie dosiahnutých výsledkov a prínosov **45**

7 Záver **47**

Literatúra použitá v autoreferáte **50**

Publikácie autora **53**

Úvod

Prenosné bezdrôtové elektronické zariadenia sa stali neoddeliteľnou súčasťou každodenného života ľudí. Súčasný trend smeruje k čoraz menším, ľahším a multifunkčnejším zariadeniam s dlhou výdržou batérie. Takéto zariadenia sa skladajú z niekoľkých obvodových subsystémov, ktoré vyžadujú rôzne úrovne napájacieho napätia získaného z napätia batérie. Tu nachádzajú uplatnenie tzv. nábojové pumpy ako bezinduktorové napäťové meniče, ktoré je možné implementovať priamo na čipe, keďže sú tvorené iba spínacím prvkom (napr. tranzistorom) a kondenzátormi. Nábojové pumpy taktiež poskytujú možnosť znížiť, zvýšiť, prípadne invertovať hodnotu napätia.

Nízka úroveň napájacieho napätia a súčasne veľmi nízka spotreba energie sú v moderných integrovaných obvodoch (IO) veľmi dôležité požiadavky. Návrh nízkopríkonových a nízkonapäťových IO je obzvlášť dôležitý v prípade bezdrôtových a energeticky-autonómnych zariadení. Pre splnenie takýchto náročných požiadaviek je potrebné zahrnúť riešenie spotreby energie už na stupni návrhu jednotlivých obvodových častí systému. Pre digitálne časti IO existujú jednoduché, efektívne a zaužívané metódy, ktoré sú schopné zaručiť požadované vlastnosti z hľadiska spotreby energie [1]. V prípade analógových obvodov nie je aplikovanie metód pre zníženie spotreby také priamočiare a všeobecne použiteľné. Analógové obvody sú vo svojej podstate vždy jedinečné a to je dôvod absencie univerzálnej metódy pre zaručenie nízkej spotreby a vysokej spoľahlivosti.

V prípadoch keď ani redukcia spotreby energie jednotlivých blokov nepostačuje, je nevyhnutné získavať energiu z obnoviteľných zdrojov dostupných v okolí, čo sa stáva dôležitým elementom vybraných elektronických systémov. Vytvorenie energeticky nezávislého systému postaveného na tzv. zberačoch energie umožňuje systému dlhodobo a nezávisle fungovať bez potreby dobíjania či výmeny batérií. Pri každom zariadení, ktoré čerpá energiu z prostredia je dôležité zvoliť čo najvhodnejší zdroj energie.

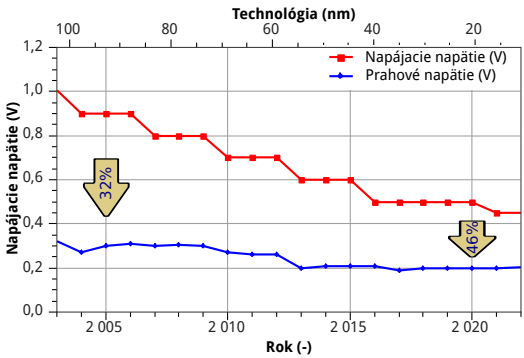
Vzhľadom na vyššie uvedené skutočnosti a potreby je nutné, aby energeticky-nezávislý elektronický systém obsahoval napäťový menič, ktorý je schopný vytvoriť potrebné napätia na nabitie batérií, čím sa zabezpečia potrebné úrovne napájacích napätí nevyhnutných pre správnu funkčnosť jednotlivých častí.

1 Analýza súčasného stavu

Na úsporu energie v súčasných IO a systémoch je možné nazerať predovšetkým prostredníctvom metód návrhu tzv. ultra nízkopríkonových obvodov, ktoré sa vyznačujú extrémne nízkou spotrebou energie. Moderné bezdrôtové aplikácie si zvyčajne vyžadujú signálovo zmiešané integrované systémy, u ktorých je nízka spotreba energie jednou z prioritných požiadaviek. Vo všeobecnosti je teda možné komplexnejší integrovaný elektronický systém rozdeliť na digitálnu a analógovú časť.

Návrh digitálnych častí systému je zvyčajne realizovaný na vyšších úrovniach abstrakcie použitím jazykov na opis hardvéru. Tento opis je následne pomocou automatizovaných nástrojov syntetizovaný do optimalizovanej elektrickej hradlovej schémy v konkrétnej technológii. Nástroje na syntézu okrem iného umožňujú optimalizovať obvod nielen vzhľadom na pracovnú frekvenciu obvodu a výslednú plochu čipu, ale aj na spotrebu energie [1].

Za účelom zníženia spotreby integrovaných obvodov dochádza pri vývoji technológie neustále aj k znižovaniu hodnoty napájacieho napätia. U digitálnych IO to vzhľadom na ich funkčnosť nepredstavuje zásadný problém, pokiaľ je možné dostatočne rozlíšiť úroveň logickej jednotky a logickej nuly (Obr. 1.1 [2, 3]).



Obr. 1.1: Vývoj hodnoty napájacieho napätia a prahového napätia v CMOS technológiách [3]

Keďže predmetom nášho záujmu budú hlavne analógové integrované systémy, podstatná časť výskumu bola zameraná prednostne na návrh energeticky úsporných analógových a zmiešaných IO. Pri návrhu analógových obvodov musíme čeliť viacerým (a väčším) výzvam ako pri návrhu digitálnych obvodov, a to nielen z pohľadu spotreby energie. V prípade nízkych hodnôt napájacieho napätia sa musia analógové obvody vysporiadať s možným nedostatkom napätia v kaskódových štruktúrach, čo vedie k problémom so saturáciou tranzistorov. Okrem toho ak zvážime neustále zmenšovanie rozmerov tranzistorov a výrazný rozptyl parametrov výrobného procesu, je návrh analógových obvodov v nanotechnológiách obrovskou výzvou. Práve kvôli škálovaniu obvodov sa používajú nové metódy a techniky návrhu ako napríklad tzv. g_m/I_D prístup alebo metóda riadenia MOS tranzistora substrátovou elektródou [4, 5, 6].

Nízkonapäťové a nízkopríkonové analógové IO je možné realizovať vďaka využitiu nízkonapäťovej technológie alebo použitím vhodnej techniky návrhu [7], prípadne kombináciou oboch spomínaných spôsobov. Niektoré tradičné techniky návrhu nízkonapäťových IO sú uvedené nižšie [8].

Konvenčné techniky návrhu nízkonapäťových obvodov [8]:

1. Obvody s plným napäťovým rozsahom (na vstupe i výstupe).
2. MOS tranzistory pracujúce v oblasti slabej inverzie.
3. Prúdové a napäťové posúvače úrovní.
4. MOS tranzistory v zlúčených kaskódových štruktúrach.

Okrem konvenčných nízkonapäťových návrhárskych techník sú vyvíjané aj nekonvenčné techniky návrhu nízkonapäťových obvodov [8]. Tie sú však na rozdiel od tradičných prístupov viacej závislé od technológie a preto doposiaľ nenašli širšie uplatnenie.

Nekonvenčné techniky návrhu nízkonapäťových IO [8]:

1. MOS tranzistory riadené substrátovým napätím.
2. MOS tranzistory s plávajúcim hradlom.
3. MOS tranzistory s kvázi–plávajúcim hradlom.
4. MOS tranzistory s plávajúcim/kvázi-plávajúcim hradlom riadené substrátom.

1.1 MOS tranzistory riadené substrátovým napätím

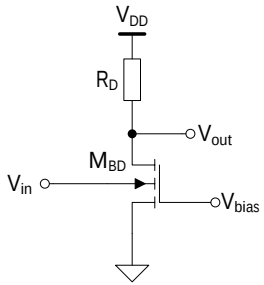
Z vyššie uvedených techník sme sa v ďalšom zamerali na použitie MOS tranzistorov riadených substrátovou elektródou. Prvé úvahy o MOS tranzistore riadenom pomocou substrátovej elektródy boli uskutočnené už v roku 1987 A. Guzinskim [9]. V anglickej literatúre sa táto metóda nazýva *Bulk–driven MOS tranzistor* (BD MOST). Tento prístup sa neskôr uplatnil pri návrhu základných digitálnych aj analógových stavebných blokov akými sú: operačný zosilňovač [10], prúdové zrkadlá [11], prúdový prevodník [12], OTA (*Operational Transconductance Amplifiers*) [13], napäťový sledovač [14], prevodník napätia na prúd [15], napätím riadený oscilátor [16] či fázový záves [17].

Pri metóde návrhu IO na základe využitia BD MOST je užitočný signál privedený na substrátovú elektródu tranzistora (angl. *bulk*) a na hradlo tranzistora (angl. *gate*) je pripojené vhodné predpätie (angl. *bias*). Takýmto spôsobom je možné vytvoriť trvalo vodivý kanál medzi emitorom (angl. *source*) a kolektorom (angl. *drain*) príslušného tranzistora, ktorého vodivosť je konštantná kým nedôjde k zmene napäťových podmienok. Zmenou napätia medzi substrátovou elektródou a emitorom (substrátové napätie) dochádza k ovládaniu vodivosti kanála MOS tranzistora. Takýmto spôsobom sa do významnej miery eliminujú obmedzenia spojené s hodnotou prahového napätia MOS tranzistorov. To umožňuje návrh analógových stavebných blokov aj pre veľmi nízke hodnoty napájacieho napätia. Hodnotu prahového napätia v závislosti od napätia medzi substrátovou elektródou a emitorom tranzistora vyjadruje rovnica 1.1. Pre NMOS tranzistor platí znamienko (+) a pre PMOS tranzistor znamienko (−).

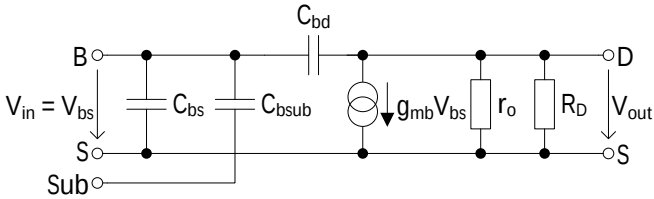
$$V_{th} = V_{th0} \pm \gamma \left(\sqrt{|2\phi_F| - V_{bs}} - \sqrt{|2\phi_F|} \right) \tag{1.1}$$

Zapojenie MOS tranzistora riadeného substrátovým napätím v obvode jednoduchého zosilňovača je uvedené na Obr. 1.2 aj s jeho malo-signálovým modelom. Medzi dynamickou vodivosťou hradlom riadeného MOS tranzistora g_m a dynamickou vodivosťou substrátom riadeného MOS tranzistora g_{mb} existuje závislosť,

ktorú je možno vyjadriť pomocou rovníc 1.2 a 1.3, kde C_{bC} predstavuje celkovú parazitnú kapacitu substrát-kanál a C_{gC} predstavuje celkovú parazitnú kapacitu hradlo-kanál.



(a) Schéma zapojenia



(b) Malo-signálový model

Obr. 1.2: Zosilňovač s tranzistorom riadeným substrátovou elektródou

$$g_m = \beta \frac{W}{L}(V_{gs} - V_{th}) \tag{1.2}$$

$$g_{mb} = \frac{\gamma}{2\sqrt{|2\phi_F - V_{bs}|}} g_m$$

$$g_{mb} = \frac{C_{bC}}{C_{gC}} g_m \tag{1.3}$$

$$g_{mb} \approx (0,2 \div 0,4) g_m$$

Zo vzťahu medzi dynamickou vodivosťou hradlom riadeného tranzistora g_m a dynamickou vodivosťou substrátom riadeného tranzistora g_{mb} je zrejmé, že medzná frekvencia bude v prípade substrátom riadeného MOS tranzistora ($f_{T,BD}$) výrazne nižšia (rovnica 1.4).

$$
\begin{aligned}
f_{T,BD} &= \frac{1}{2\pi}\omega_{T,BD} \\
f_{T,BD} &= \frac{g_{mb}}{2\pi(C_{bs} + C_{bsub} + C_{bd})} \\
f_{T,BD} &\approx (0,3 \div 0,5) f_T \\
f_{T,BD} &\approx (0,3 \div 0,5) \frac{g_m}{2\pi C_{gs}}
\end{aligned}
\tag{1.4}
$$

Ďalším dôležitým parametrom je šum tranzistora (rovnica 1.5).

$$
v^2_{noise,BD} = \left(\frac{g_m}{g_{mb}}\right)^2 v^2_{noise,GD} = \frac{i^2_{ds}}{g^2_{mb}} \tag{1.5}
$$

Výstupný odpor tranzistora riadeného substrátovou elektródou r_o je možné určiť pomocou rovnice 1.6.

$$
r_o = \frac{1}{\lambda I_{DSsat}} \tag{1.6}
$$

1.2 Obnoviteľné zdroje energie

Elektronické systémy a zariadenia potrebujú pre svoju činnosť elektrickú energiu, ktorú zvyčajne získavajú z rozvodnej siete, ku ktorej sú pripojené. U prenosných elektronických systémov sa však táto možnosť vylučuje a preto sú vybavené zásobníkmi energie - batériami, ktoré síce umožnia mobilitu zariadení, ale nevyhnutnou potrebou je ich pravidelné dobíjanie či občasná výmena.

Voľba optimálneho zdroja energie je úzko spätá s prostredím, v ktorom bude daná aplikácia pracovať, ako aj s požadovanými celkovými energetickými nárokmi elektronického systému. Z dôvodu ochrany životného prostredia a znižovania finančných nárokov na prevádzku sú častou voľbou práve obnoviteľné zdroje energie akými sú svetlo, rádiový signál, pohyb, prúdenie, teplota, palivové články, chemické reakcie a pod. Zdrojov energie, ktoré nás obklopujú je veľa, no tých, ktoré by sa dali využiť priamo na čipe integrovaného systému je obmedzený počet (Tab. 1.1).

Tab. 1.1: Alternatívne zdroje energie (pre systémy získavania energie na čipe) a ich nominálna účinnosť premeny energie

Zdroj energie	Účinnosť	Energetický menič	Hustota výstupného výkonu
Teplotný gradient	$\sim$ 1 %	Peltierov článok	$\sim$ 15 $\mu W/cm^2$ (*)
Svetlo	$\sim$ 10 - 20 %	solárne články (vonkajšie)	0,15 - 15 mW/cm^2
		solárne články (vnútorné)	$<$ 10 μW/cm^2
Vibrácie a pohyb	$\sim$ 25 - 50 %	piezoelektrický	$\sim$ 200 $\mu W/cm^2$
		elektrostatický	50 - 100 $\mu W/cm^2$
		elektromagnetický	$<$ 1 $\mu W/cm^2$
Elektromagnetické pole	$\sim$ 50 %	GSM (900 MHz)	$\sim$ 0,1 $\mu W/cm^2$
		WiFi (2,4 GHz)	$\sim$ 0,001 $\mu W/cm^2$

(*) platné pre rozdiel teplôt 10 $^\circ C$

2 Ciele dizertačnej práce

Na základe vykonanej analýzy súčasného stavu a potrieb v oblasti energeticky úsporných a energeticky autonómnych integrovaných systémov a z nej získaných poznatkov, boli ciele výskumu v rámci dizertačnej práce stanovené nasledovne:

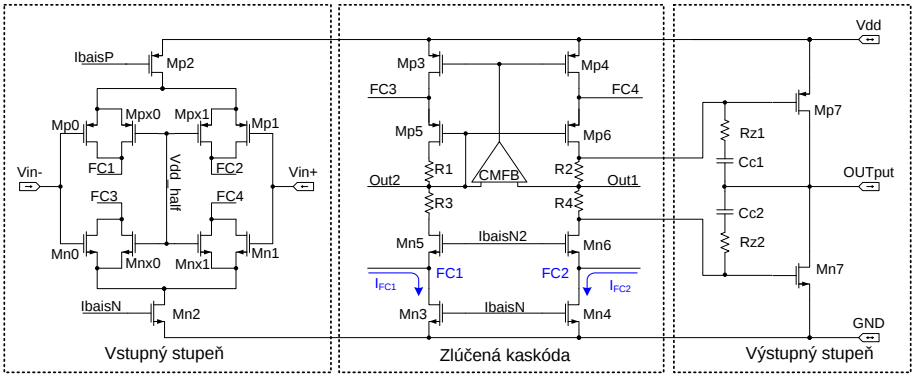
- Analyzovať metódy návrhu nízkopríkonových integrovaných obvodov a overiť možnosť ich implementácie v nízkonapäťových systémoch realizovaných v nanotechnológiách.
- Preskúmať a porovnať obnoviteľné zdroje energie z hľadiska možnosti ich implementácie priamo na čip a analyzovať vlastnosti meničov energie za účelom zabezpečenia čiastočnej energetickej autonómnosti integrovaných systémov.
- Navrhnúť integrovaný napäťový menič implementovateľný v štandardnej CMOS technológii, pričom ako zdroj vstupného napätia uvažovať obnoviteľný zdroj energie.
- Navrhnúť a overiť metodiku optimalizácie napäťového meniča z hľadiska celkovej plochy čipu a vlastnej spotreby energie.

3 Príspevok k návrhu systémov v nanotechnológiách

V prvej časti práce sme sa zamerali na rozvoj metód návrhu nízkopríkonových IO a potlačenie nežiadúceho vplyvu rozptylu technologických parametrov, ktorý je významný hlavne v prípade nanotechnológií, ale zohráva úlohu aj v prípade mikrometrových technológií.

3.1 Návrh rail-to-rail operačného zosilňovača

Časť nášho výskumu sme venovali aj návrhu operačného zosilňovača ako aj analýze a rozvoju metód potlačenia vplyvu fluktuácie technologických parametrov na jeho vlastnosti. Návrh celého obvodu bol realizovaný v štandardnej 90 *nm* CMOS technológii. Jedným z tradičných prístupov k návrhu nízko-napäťových analógových obvodov je využitie topológie s plným napäťovým rozkmitom (angl. *Rail-to-rail*) na vstupe aj na výstupe. Z tohto dôvodu navrhnutý zosilňovač, publikovaný v [GN1], využíva upravený vstupný a výstupný stupeň za účelom získania plného napäťového rozkmitu. Tranzistorová schéma navrhnutého zosilňovača je znázornená na Obr. 3.1 a súhrn najdôležitejších parametrov je uvedený v Tab. 3.1.



Obr. 3.1: Operačný zosilňovač s plným napäťovým rozkmitom na vstupe a výstupe

Tab. 3.1: Najdôležitejšie parametre navrhnutého operačného zosilňovača

Parameter	min.	typ.	max.
Napájacie napätie (V)	-	2,5	-
Spotreba prúdu (μA)	52	74	105
Max. zosilnenie (dB)	62	91	100
Medzná frekvencia (MHz)	27	50	100
Fázová rezerva (°)	42	54	83
Rezerva zosilnenia (dB)	-35	-27	-20
Rýchlosť zmeny signálu ($V/\mu s$)	23	40	68

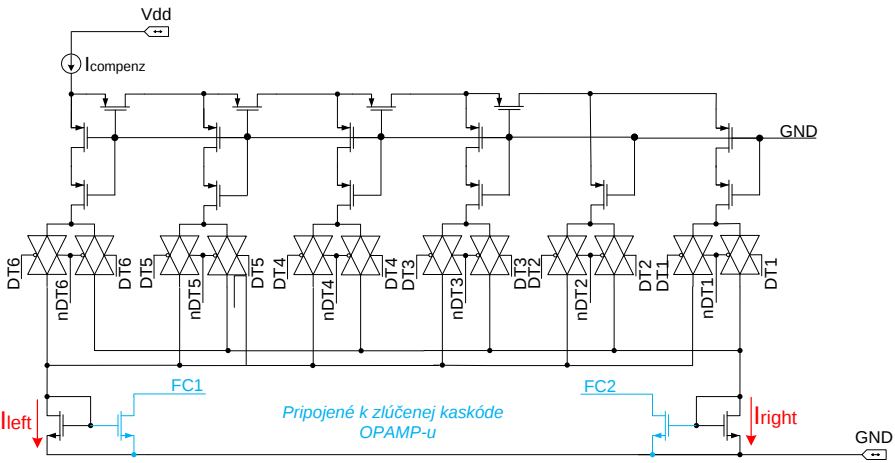
3.2 Kompenzácia napäťového ofsetu

Pri návrhu spomínaného operačného zosilňovača v 90 nm CMOS technológii sa vyskytol očakávaný problém spojený s rozptylom parametrov technológie, ktorá významne ovplyvňuje vybrané parametre zosilňovača. Jedná sa najmä o vstupný napäťový ofset, ktorého hodnota bola v rozmedzí ± 18 mV. Na odstránenie vstupného napäťového ofsetu bola použitá digitálna trimovacia prúdová sieť podrobne analyzovaná a opísaná v [GN2, GN3].

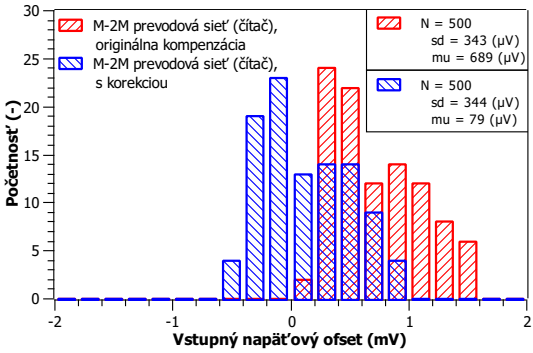
Trimovacia prúdová sieť je pripojená v časti zosilňovača označenej ako zlúčená kaskóda v uzloch FC1 a FC2, a prúdy pre potlačenie ofsetu sú označené ako I_{FC1} a I_{FC2}. Vysoká hodnota vstupného napäťového ofsetu v tejto technológii spôsobuje nepresnosť výstupného napätia zosilňovača. Aplikovaním digitálnej metódy kompenzácie ofsetu pomocou prúdovej siete bola hodnota vstupného napäťového ofsetu zosilňovača redukovaná až o 96%. Štandardná digitálna metóda kompenzácie napäťového ofsetu síce znižuje hodnotu náhodného napäťového ofsetu na vstupe, ale je malá pravdepodobnosť, že stredná hodnota tohto parametra bude nulová. Žiaľ ide o spoločnú vlastnosť všetkých digitálnych spôsobov kalibrácie analógových obvodov. Za účelom odstránenia tohto nedostatku bola uvedená trimovacia logika rozšírená o tzv. korekčný obvod, ktorého úlohou je priblížiť strednú hodnotu vstupného napäťového ofsetu bližšie k nule [GN2, GN4].

Prostredníctvom pridaného korekčného obvodu sme dosiahli významné zníženie strednej hodnoty vstupného napäťového ofsetu bez nežiaduceho ovplyvnenia ostatných parametrov, ako možno pozorovať z údajov uvedených v Tab. 3.2. Porovnanie rozptylu vstupného napäťového ofsetu zosilňovača s korekciou strednej

hodnoty vstupného napäťového ofsetu a bez korekcie strednej hodnoty vstupného napäťového ofsetu je na Obr. 3.3. Celkový rozptyl (sd) napäťového ofsetu zosilňovača sa takmer nemení, ale čo je dôležité - poloha strednej hodnoty (mu) ofsetu sa významne priblížila k nule.



Obr. 3.2: M-2M trimovacia prúdová prevodová sieť



Obr. 3.3: Histogram rozptylu vstupného napäťového ofsetu zosilňovača s M-2M prevodovou sieťou riadenou pomocou čítača

Tab. 3.2: Dosiahnuté parametre pri redukcii vstupného napäťového ofsetu pomocou M-2M prevodovej siete

	Zosilňovač	Čítač		SAR	
	bez trimovania	bez korekcie	s korekciou	bez korekcie	s korekciou
sd (μV)	5517	343,15	343,55	333.97	331,07
mu (μV)	2	688,95	78,82	480,92	-113,16
min (mV)	-17,357	0,055	-0,695	-0,012	-0,668
max (mV)	18,216	1,547	0,945	1,396	0,754
zlepšenie (%)	—	**95,81%**	**95,39%**	**96,04%**	**96,00%**

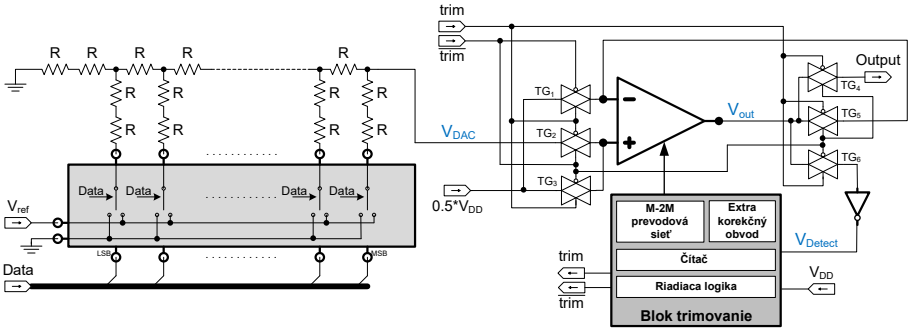
3.3 Digitálno-analógový prevodník s kompenzáciou

Široko používanými obvodmi v signálovo zmiešaných systémoch sú digitálno-analógové prevodníky (DAC) a analógovo-digitálne prevodníky (ADC). V rámci dizertačnej práce sme sa taktiež venovali návrhu digitálno-analógového prevodníka. V súvisiacich publikáciách [GN3, GN4] bol preukázaný vplyv vstupného napäťového ofsetu na parametre DAC navrhnutého v 90 nm CMOS technológii ako aj potlačenie tohto vplyvu použitím digitálnej kompenzácie. Za účelom zabezpečenia samočinnej kompenzácie napäťového ofsetu priamo na čipe bolo potrebné DAC rozšíriť o sériu prenosových hradiel (angl. *Transmission gate - T-gate*), pomocou ktorých je možné zmeniť režim (zapojenie) prevodníka z funkčného na trimovací režim. Počas trimovania je zosilňovač zapojený v konfigurácii s otvorenou spätnou väzbou, čo umožňuje využiť maximálne vnútorné zosilnenie na prenos vstupného napäťového ofsetu na jeho výstup. Vďaka tomu ako detektor chyby postačuje aj jednoduchý invertor, resp. séria invertorov. Toto riešenie bolo zvolené najmä pre jeho minimálnu plošnú náročnosť.

Tab. 3.3: Základné statické parametre DAC a ich zlepšenie

Parameter	bez kompenzácie	s kompenzáciou	zlepšenie
Integrálna nelinearita (LSB)	-2,29 ÷ 2,29	-1,30 ÷ 1,34	**42,4%**
Diferenciálna nelinearita (LSB)	-0,81 ÷ 0,67	-0,56 ÷ 0,64	**18,6%**
Chyba nuly (LSB)	-1,67 ÷ 2,29	-1,02 ÷ 1,04	**48,0%**
Chyba zosilnenia (LSB)	-5,48 ÷ 1,50	-3,26 ÷ 1,55	**38,1%**
Chyba celého rozsahu (LSB)	-2,08 ÷ 1,60	-1,18 ÷ 1,10	**31,1%**

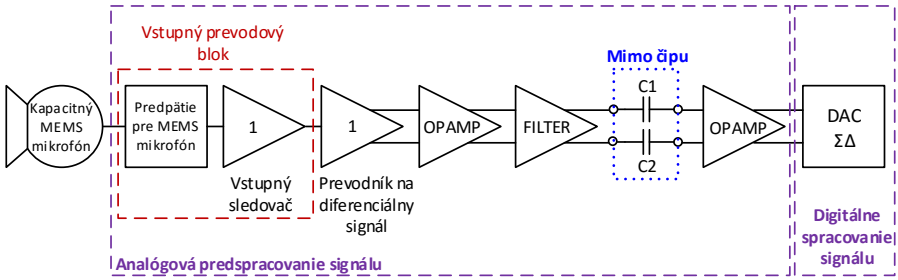
S využitím digitálnej kompenzácie vstupného napäťového ofsetu operačného zosilňovača použitého pri stavbe celého prevodníka bolo dosiahnuté zlepšenie integrálnej nelinearity (INL) prevodníka až o 42 %. Zlepšenie ostatných parametrov DAC súvisiacich s linearitou je uvedené v Tab. 3.3.



Obr. 3.4: Principiálna schéma zapojenia prevodovej siete v DAC s kompenzáciou vstupného napäťového ofsetu použitého zosilňovača

3.4 Predzosilňovač pre MEMS mikrofón

Skúsenosti a poznatky získané v rámci výskumu a rozvoja metód návrhu nízkoenergetických integrovaných obvodov boli využité aj pri návrhu a implementácii vstupného rozhrania a obvodu analógového predspracovania signálu pre MEMS (angl. *micro-electro-mechanical system*) kapacitný mikrofón.

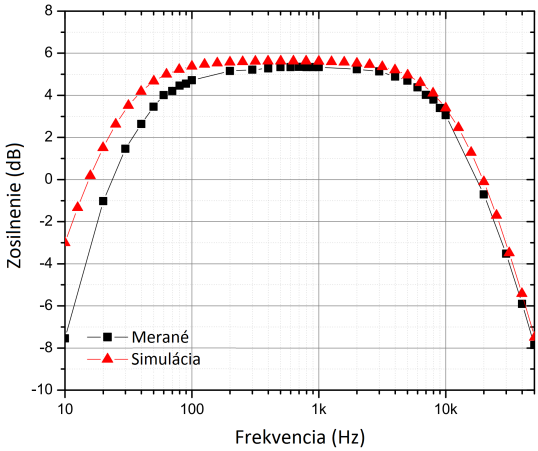


Obr. 3.5: Koncept obvodu analógového predspracovania signálu pre MEMS kapacitný mikrofón

Bloková schéma obvodu na predspracovanie výstupného signálu z mikrofónu je znázornená na Obr. 3.5. Aj pri návrhu tohto obvodu sme sa prioritne zamerali na redukciu spotreby energie, ale aj dosiahnutie nízkej úrovne šumu a vysokej linearity, i keď za cenu zväčšenia celkovej plochy čipu [GN5, GN6].

Tab. 3.4: Porovnanie nameraných a odsimulovaných parametrov navrhnutého rozhrania pre MEMS mikrofón

Parameter	Podmienka	Simulácia	Meranie
Vstupná amplitúda (V)		0 ÷ 0,95	—
Maximálne zosilnenie (dB)		5,62	5,35
f_{-3dB} (Hz)	$C_{externy} = 470\ nF$	25	35
f_{-3dB} (kHz)	$C_L = 100\ pF$	12,3	11,9
THD (%)	$V_{inPP} = 1\ V$, $V_{inDC} = 1\ V$, $f = 1\ kHz$	0,079	0,428
HD_2 (dB)		—	-87,7
HD_3 (dB)		—	-72,4
SNR (dB)		—	68,7
Vstupný šum ($nV/\sqrt{Hz}$)	$f = 1\ kHz$	175.3	—
Výkonová spotreba (mW)	$V_{DD} = 3\ V$	8,32	9,06



Obr. 3.6: Namerané frekvenčné spektrum predzosilňovača pre MEMS mikrofón

Navrhnutý obvod rozhrania na predspracovanie signálu bol vyrobený v 0,35 μm CMOS technológii. Podrobný návrh ako aj dosiahnuté parametre vstupného rozhrania MEMS mikrofónu boli prezentované v [GN6, GN7].

Na overenie vlastností prototypovej série čipov navrhnutého systému, bol vytvorený a použitý automatizovaný merací systém. Riadenie a synchronizácia procesu merania boli zabezpečené prostredníctvom osobného počítača, ktorý komunikoval s laboratórnymi meracími zariadeniami cez USB [GN7, GN8].

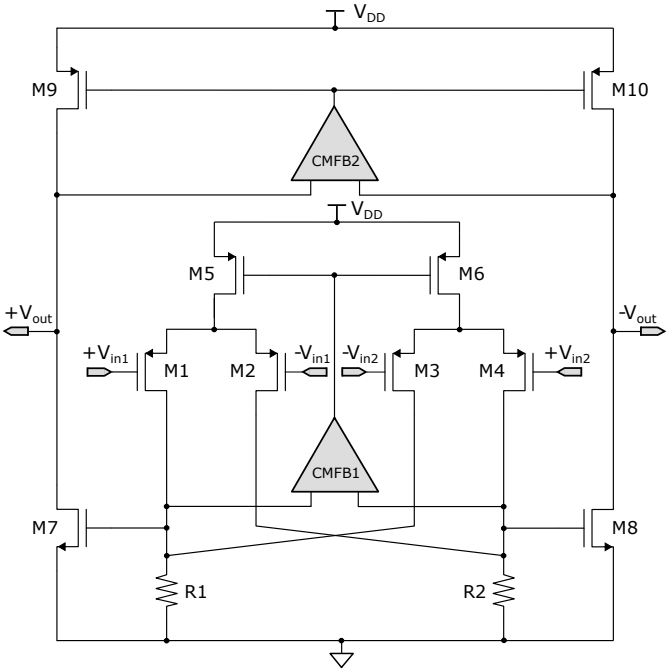
Porovnanie reálne dosiahnutých a odmeraných parametrov navrhnutého predzosilňovača so simulovanými hodnotami je uvedené v Tab. 3.4 a na Obr. 3.6. Pri samotnom návrhu systému bol kladený dôraz najmä na prenášané frekvenčné pásmo a nízke skreslenie.

3.5 Plne-diferenciálny rozdielový zosilňovač

Počas výskumu spojeného s nízko-príkonovými a nízko-šumovými zosilňovačmi, ktoré tvoria jeden zo základných stavebných kameňov analógových obvodov a integrovaných systémov, sme sa zaoberali aj plne-diferenciálnymi rozdielovými zosilňovačmi (angl. *Fully Differential Difference Amplifier - FDDA*). Tento typ zosilňovača sa vyznačuje vysokou mierou potlačenia súhlasnej zložky rušivého signálu a nachádza uplatnenie v plne-diferenciálnych systémoch spracovania signálu, ktoré sa využívajú v nízko-šumových aplikáciách. Plne diferenciálny rozdielový zosilňovač umožňuje okrem iného realizovanie invertujúce a neinvertujúce zapojenie zosilňovača bez potreby prídavných rezistorov v signálovej ceste, a tým prispieva aj k zníženiu teplotného šumu celého systému.

Navrhnutý FDDA bol realizovaný v 0,35 μm CMOS technológii a jeho schéma zapojenia je uvedená na Obr. 3.7. Pri návrhu boli okrem iného použité dva obvody s označením CMFB (angl. *Common-Mode Feedback*), pričom obvod CMFB1 stabilizuje pracovný bod vstupných tranzistorov a jednosmerné napätie na výstupe vstupného stupňa. Obvod CMFB2 má za úlohu nastavenie a stabilizáciu jednosmerných podmienok výstupného stupňa.

Navrhovaný FDDA bol určený pre aplikáciu pracujúcu so signálmi v celom pásme počuteľných frekvencií. Preto nebolo cieľom dosiahnuť vysokú šírku prenášaného frekvenčného pásma, ale stabilitu, vysokú mieru potlačenia súhlasného rušenia (CMRR), rušenia z napájania (PSRR) a nízku hodnotu šumu ako tomu nasvedčujú aj dosiahnuté výsledky. Zhrnutie dosiahnutých parametrov získaných z tzv. postlayout simulácie sú uvedené v Tab. 3.5([GN9, GN10, GN11]).



Obr. 3.7: Zapojenie FDDA obvodu

Tab. 3.5: Dosiahnuté parametre navrhnutého FDDA

Parameter	Podmienka	Simulácia	Meranie
Maximálne zosilnenie (dB)		51,94	—
Šírka frekvenčného pásma (MHz)	$C_L = 100\ pF$	26,1	—
Fázová rezerva (°)	$C_L = 100\ pF$	44	—
CMRR (dB)		85,53	—
THD (%)	$V_{inPP} = 1\ V$, $V_{inDC} = 1\ V$, $f = 1\ kHz$	0,015	0,046
Dynamický rozsah (dB)		129,7	—
SR ($V/\mu s$), nábežná hrana	$C_L = 500\ pF$	—	0,40
SR ($V/\mu s$), dobežná hrana	$C_L = 500\ pF$	—	0,33
Vstupný šum ($nV/\sqrt{Hz}$)	$f = 1\ kHz$	22,86	—
Výkonová spotreba (mW)	$V_{DD} = 3\ V$	—	8,25

3.6 Fázový záves

Ďalšou aktivitou v rámci dizertačnej práce bol návrh robustného frekvenčného syntetizátora so slučkou fázového závesu (angl. *Phase Locked Loop - PLL*) s detekciou vyrovnania fázy signálov. Tento typ obvodov je široko používaný na generovanie vyššej frekvencie ako je hodnota vstupnej frekvencie signálu do čipu. Samotný návrh bol realizovaný v 0,35 μm CMOS technológii. Systém pozostáva z piatich hlavných častí, ktorými sú: fázový detektor, nábojová pumpa s filtrom, napätím riadený oscilátor, delič frekvencie a detektor vyrovnania fázy signálov. Podrobný opis jednotlivých častí systému a ich návrhu je uvedený v [GN12].

Zhrnutie dosiahnutých parametrov pri vstupnej frekvencii 20 MHz a napájacom napätí 2,5 V je uvedený v Tab. 3.6.

Tab. 3.6: Parametre navrhnutého PLL systému

Parameter	Hodnota
Napájacie napätie (V)	2,5
Prúdová spotreba (mA)	0,387 ÷ 1,640
Čas ustálenia (μs), $f_{in} = 20\ MHz$	2,65 ÷ 9,95
Frekvenčný rozsah (MHz)	16,5 ÷ 35
Skreslenie striedy (%)	± 0,32 ÷ 1,0
Výstupné frekvencie (MHz)	170
	10,625
	10
Rozmery čipu (μm)	274 x 345
Technológia (-)	CMOS 350nm

3.7 Analýza realizovateľnosti antén na čipe

V súvislosti s možnosťou využitia nízkopríkonových integrovaných obvodov v aktívnych biosenzorických implantátoch, sme náš výskum čiastočne venovali aj analýze komunikačného rozhrania pre takéto aplikácie. V príspevku [GN13] sú detailnejšie priblížené komunikačné protokoly a frekvenčné pásma používané v medicínskych bezdrôtových aplikáciách. Pri bezdrôtových komunikačných zariadeniach, ktoré sú určené pre biomonitorovacie účely je okrem iného kladený prísny dôraz na maximálnu povolenú hodnotu vyžarovaného výkonu. Toto obme-

dzenie na druhej strane komplikuje návrh antén komunikačného modulu, ktorý by mal byť buď umiestnený na tele pacienta alebo implantovaný priamo do tkaniva [GN14].

Implementácia takýchto systémov v integrovanej forme si však vyžaduje použitie viacerých technológií výroby a kontaktovania jednotlivých častí, či púzdrenia systému ako celku. V týchto prípadoch sú využívané tzv. multičipy a systémy na čipe. Z pohľadu prepájania a kontaktovania je najjednoduchší spôsob umiestniť všetky časti (čipy) v jednej rovine. Zložitejšie a technicky náročnejšie i drahšie je 3-rozmerné prepájanie (angl. *3D chips*) [GN14].

V príspevku [GN15] bola predstavená metóda na zvýšenie vyžarovacej účinnosti antény integrovanej na čipe, ktorá používa tzv. prispôsobovaciu dielektrickú vrstvu. Bolo navrhnutých a analyzovaných niekoľko rôznych antén, pričom získané poznatky boli publikované v [GN15]. Výsledky simulácií potvrdzujú, že s využitím tzv. prispôsobovacej dielektrickej vrstvy je možné dosiahnuť zlepšenie vyžarovacej účinnosti antény integrovanej na čipe v 90 nm CMOS technológii až o 50 %, čo predstavuje v tomto prípade 20 dB.

4 Energetická autonómnosť elektronických systémov

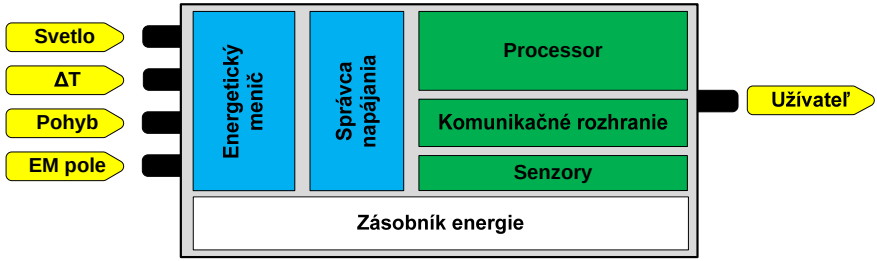
V tejto časti predstavíme návrh konceptu elektronického systému s istým stupňom energetickej nezávislosti. Kľúčovým blokom je napájacia časť systému, ktorá predpokladá využitie energie z dostupných okolitých obnoviteľných zdrojov. Výskumu obnoviteľných zdrojov a analýze ich možností sme sa venovali v prácach [GN16, GN17]. S ohľadom na cieľové využitie elektronického systému s rekuperáciou energie sme sa sústredili najmä na ľudské telo ako potenciálny zdroj energie [GN18, GN19]. Po dôkladnej analýze sme dospeli k záveru, že primárnym zdrojom energie vhodným pre určenú aplikáciu je rozdiel teplôt medzi ľudským telom a okolitým prostredím. Možnosť implementácie takéhoto systému ako aj jeho vlastnosti sme overili vyhodnotením prototypovej realizácie zberača energie na báze dostupných termočlánkov [GN19, GN20].

4.1 Navrhovaný systém

Principiálna bloková schéma možnej realizácie energeticky-autonómneho bezdrôtového elektronického biomonitorovacieho systému, ktorý uvažuje viacej možných zdrojov energie je znázornená na Obr. 4.1 [18] [GN21]. Takýto systém pozostáva z energetických meničov pre jednotlivé použité zdroje energie, ktoré menia energiu z vybraného zdroja v prostredí na elektrickú energiu slúžiacu potom na napájanie samotného systému. Výstupný elektrický signál môže byť buď časovo premenlivý alebo kvázi-statický a na základe charakteru daného signálu je potrebné použiť príslušný napäťový menič. Na túto časť systému dozerá obvod správy napájania, ktorý poskytuje informácie riadiacej jednotke, ktorá proces zberu a premeny energie riadi. Riadiaca jednotka môže byť tvorená buď jednoduchou logikou alebo priamo procesorom. Jedna z jej úloh je aj predspracovanie nameraných údajov z použitých senzorov a prispôsobenie dát pre blok komunikačného rozhrania, ktorý zabezpečuje prenos nameraných údajov.

Vzhľadom na cieľovú aplikáciu navrhovaného systému, kde je reálny predpoklad, že elektronický systém bude umiestnený priamo na ľudskom tele, ako

kvázi-statický primárny zdroj energie je možné využiť rozdiel teplôt medzi ľudským telom a jeho okolím.



Obr. 4.1: Bloková schéma energeticky-autonómneho elektronického systému

Aj napriek nízkej účinnosti premeny tepelnej energie na elektrickú, musí byť tento zdroj schopný pokryť kompletnú statickú spotrebu daného senzorického systému. Z tohto dôvodu bude použitý jeden (alebo viacero) sekundárny obnoviteľný zdroj energie, ktorý bude dobíjať integrovaný zásobník energie. Ako energetický zásobník môže slúžiť buď integrovaná batéria či vysoko-kapacitné kondenzátory. Energia zo zásobníka bude použitá v okamihoch výpadku či nedostatku energie z primárneho resp. sekundárneho zdroja. Prípadný nedostatok energie musí byť prekonaný najmä počas prebiehajúcej bezdrôtovej komunikácie systému a prenosu dát. Táto aktivita môže byť síce časovo krátka, ale počas nej sa predpokladá zvýšený prúdový odber [19].

Úroveň výstupného napätia získaného z obnoviteľných zdrojov energie je obvykle pomerne nízka a to často až natoľko, že nedosahuje ani požadovanú úroveň prahového napätia (V_{th}) MOS tranzistorov. Z tohto dôvodu vzniká v systémoch získavania energie z okolia potreba použitia napäťových meničov pracujúcich na báze tzv. nábojových púmp.

4.2 Nábojové pumpy

Potreba nábojových púmp je úzko spätá s príliš nízkou hodnotou výstupného napätia poskytovaného energetickými zdrojmi z okolia, ktorá je často nepostačujúca pre napájanie elektronického systému a zabezpečenie jeho funkčnosti.

Uvedieme topológiu nami navrhnutej modifikovanej nábojovej pumpy, vrátane jej stručného opisu, charakteristiky a teoreticky dosiahnuteľnej hodnoty napätia na výstupe. Z dôvodu zjednodušenia uvádzaných rovníc je súčet kapacity spínaného kondenzátora (C_{in}) a parazitnej kapacity (C_s) nahradený označením C_{tot} (rovnica 4.1). To isté platí i pre súčet odporov kanála MOS tranzistorov v zopnutom stave (R_{on}) (rovnica 4.2), pričom označenie R_{onN} prislúcha hodnote odporu kanála NMOS tranzistora v zopnutom stave a R_{onP} označuje hodnotu rovnakého parametra pre PMOS tranzistor. Hodnota ekvivalentného odporu je označená ako R_{eq} a je závislá od spínacej frekvencie (f) a kapacity C_{tot} ako je uvedené v rovnici 4.3. Uvedené parametre sú uvažované pre jeden stupeň nábojovej pumpy a výsledné rovnice predpokladajú rovnaké rozmery prvkov vo všetkých stupňoch. Počet stupňov nábojovej pumpy je označený ako N, a stupne sú spínané vzájomne neprekrývajúcimi sa signálmi o frekvencii f. Napäťové signály sú označované nasledovne: vstupné napätie je označované ako V_{in}, amplitúda spínacích napätí je V_ϕ a výstupné napätie je označované ako V_{out}.

$$C_{tot} = C_{in} + C_s \tag{4.1}$$

$$R_{on} = R_{onN} + R_{onP} \tag{4.2}$$

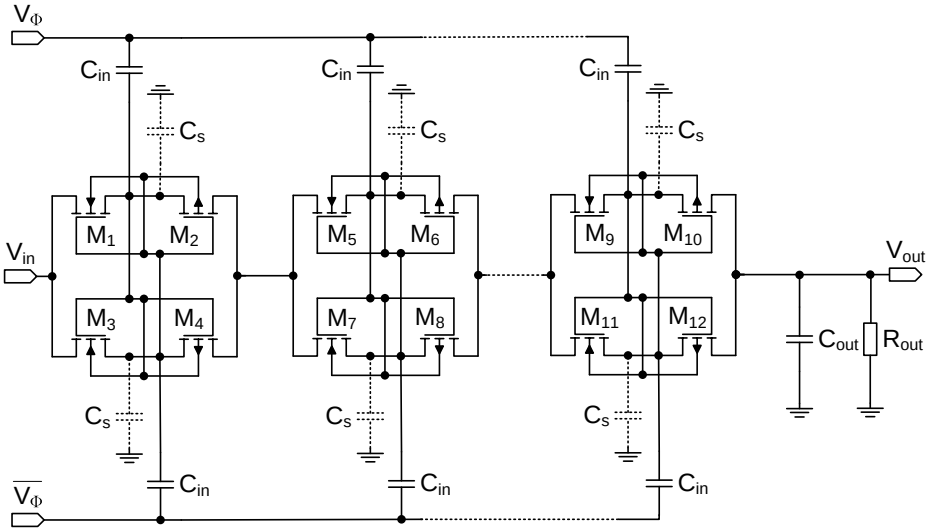
$$R_{eq} = \frac{1}{C_{tot} \cdot f} \tag{4.3}$$

Podrobné porovnanie najznámejších nábojových púmp, ktoré sme navrhli a analyzovali vo vybranej nanotechnológii bolo publikované v [GN22, GN23]. Porovnané boli topológie pomenované ako Cockcroft-Waltonova nábojová pumpa, Dicksonova nábojová pumpa, nábojová pumpa s naprieč spínanými kondenzátormi, nábojová pumpa s naprieč spínanými kondenzátormi realizovaná iba s NMOS tranzistormi [20] a Cockcroft-Waltonova nábojová pumpa s riadeným spínaním tranzistorov [21].

4.2.1 Nábojová pumpa s naprieč spínanými kondenzátormi riadená substrátovou elektródou

Táto modifikovaná nábojová pumpa vychádza z nábojovej pumpy s naprieč spínanými kondenzátormi (angl. *Cross-coupled voltage doubler*) [22, 23]. Cross-

coupled voltage doubler predstavuje jednu z energeticky najefektívnejších topológií, ktorú je možné realizovať priamo na čipe. Nábojová pumpa s naprieč spínanými kondenzátormi riadená substrátovou elektródou (BD-Cross) bola v rámci nášho výskumu navrhnutá za účelom zvýšenia účinnosti prevodu napätia už pre nízke hodnoty napätia na vstupe. Na dosiahnutie tohto cieľa využíva invertor riadený substrátovou elektródou. Zapojenie nábojovej pumpy s naprieč spínanými kondenzátormi, ktorej tranzistory sú riadené substrátovou elektródou, je znázornené na Obr. 4.2. Je však potrebné zdôrazniť, že hlavným nedostatkom tejto nábojovej pumpy je zvýšené riziko vzniku latchupu, počas ktorého nekontrolovane preteká prúd parazitnými NPN a PNP bipolárnymi tranzistormi vytvorených v samotnej CMOS štruktúre. Tomuto riziku je preto potrebné venovať pozornosť a stanoviť i dodržať bezpečné hodnoty napätí v obvode.



Obr. 4.2: Nábojová pumpa s naprieč spínanými kondenzátormi riadená substrátovou elektródou

Napäťové straty sú tvorené iba úbytkom napätia na otvorených tranzistoroch (R_{on}) a ekvivalentných odporoch spínaných kondenzátorov (R_{eq}). Keďže v tejto nábojovej pumpe je riadiacou elektródou namiesto hradla MOS tranzistora (vstupný odpor na úrovni 100-viek $G\Omega$) substrátová elektróda (vstupný odpor

výrazne menší), elektrický prúd do riadiacej elektródy už nie je možné jednoducho zanedbať. Na zvýšenie presnosti výpočtu maximálnej hodnoty výstupného napätia je preto vhodné zahrnúť aj hodnotu zvodového prúdu cez spínané tranzistory, v ktorom je zahrnutý aj elektrický prúd samotnej substrátovej elektródy (I_{zv}) (rovnica 4.4).

$$V_{out} = V_{in} + N.\left(V_{\phi}.\frac{C_{in}}{C_{tot}} - (I_{zv} + I_{out}).\left(R_{on} + \frac{R_{eq}}{2}\right)\right) \tag{4.4}$$

4.3 Optimalizácia nábojovej pumpy

Pri návrhu a realizácii nábojovej pumpy musíme hľadať kompromis medzi požadovanými vlastnosťami navrhovaného obvodu a jeho výslednou cenou, ktorá je určená nielen veľkosťou plochy čipu, ale aj jeho vlastnou spotrebou energie. Na základe metodického postupu pre optimalizačný proces predstavený v [24], sme odvodili závislosť výstupného napätia pre minimálnu plochu a minimálnu vlastnú spotrebu (resp. vstupný prúd) nábojovej pumpy s naprieč spínanými kondenzátormi riadenej substrátovou elektródou (BD-Cross). Pri optimalizačnom procese BD-Cross nábojovej pumpy sme vychádzali z rovnice 4.4. Jej prepísaná forma je uvedená v rovnici 4.5.

$$V_{out} = V_{in} + N.V_{\phi}.\frac{1}{1+\alpha} - N.I_L.R_{on} - N.I_L.\frac{1}{C_{tot}.2.f} \tag{4.5}$$

Táto rovnica využíva nasledovné pomocné premenné:
α – technologický parameter predstavujúci pomer medzi parazitnými kapacitami C_s a nominálnou kapacitou C_{in} (v tomto prípade vstupná/spínaná kapacita),
I_L – predstavuje celkovú prúdovú spotrebu zahrňujúcu výstupný prúd I_{out} a zvodový prúd I_{zv},
k_c – koeficient plochy kondenzátora, ktorý určuje kapacitu na jednotku plochy (udáva sa v $F.m^{-2}$),
ΔV – rozdiel medzi vstupným a výstupným napätím nábojovej pumpy,
V_{eff} – efektívna hodnota spísaného napätia.

$$\alpha = \frac{C_s}{C_{in}} \tag{4.6}$$

$$\frac{C_{in}}{C_{tot}} = \frac{1}{1+\alpha} \tag{4.7}$$

$$I_L = (I_{zv} + I_{out}) \tag{4.8}$$

$$\Delta V = V_{out} - V_{in} \tag{4.9}$$

$$V_{eff} = V_{\phi} - I_L.R_{on} \tag{4.10}$$

4.3.1 Parametre nábojovej pumpy

Celkovú plochu nábojovej pumpy S_{TOTsum} je možné zapísať ako súčet plochy použitých kondenzátorov S_{CAPsum} a súčtu plochy spínaných tranzistorov S_{MOSsum} (rovnica 4.11). Vzhľadom na to, že plocha MOS spínačov je mnohonásobne menšia ako plocha kondenzátorov, pre účely optimalizácie plochy pumpy ju môžeme zanedbať a dostaneme rovnicu 4.12.

$$S_{TOTsum} = S_{CAPsum} + S_{MOSsum} \tag{4.11}$$

$$S_{TOTsum} \approx S_{CAPsum} = k_C.2.N.C_{in} \tag{4.12}$$

Skombinovaním vzťahov 4.5 a 4.12 a za predpokladu, že $\alpha = 0$ získame závislosť pre výpočet celkovej plochy nábojovej pumpy (rovnica 4.13). Z tejto rovnice je možné vyjadriť aj závislosť pre kapacitu vstupného kondenzátora, ktorá je vyjadrená rovnicou 4.14.

$$S_{TOTsum} = \frac{N^2}{V_{in} + N.V_{\phi} - N.I_L.R_{on} - V_{out}}.\frac{k_C.I_L}{f} \tag{4.13}$$

$$C_{in} = \frac{N}{V_{in} + N.V_{\phi} - N.I_L.R_{on} - V_{out}}.\frac{I_L}{2.f} \tag{4.14}$$

Z dôvodu výpočtu kapacity spínaného kondenzátora bol v rovnici 4.14 zanedbaný stratový koeficient α. Ak ho naopak pre účely presnosti výpočtu zahrnieme dostaneme rovnicu 4.15, z ktorej je pozorovateľné, že vypočítaný spínaný kondenzátor musí byť zväčšený kvôli očakávaným stratám na ňom.

$$C_{in} = (1+\alpha)\frac{N}{V_{in} + N.V_{\phi}.\frac{1}{(1+\alpha)} - N.I_L.R_{on} - V_{out}}.\frac{I_L}{2.f} \tag{4.15}$$

Ak z dôvodu zjednodušenia zanedbáme v menovateli rovnice 4.13 členy $N.V_\phi$ a $N.I_L.R_{on}$, je možné pozorovať, že celková plocha nábojovej pumpy lineárne narastá s odoberaným prúdom a s počtom použitých stupňov nábojovej pumpy. Nároky na plochu nábojovej pumpy naopak klesajú s narastajúcou frekvenciou spínacieho signálu.

Prúd odoberaný nábojovou pumpou zo vstupného zdroja (I_{in}) je tvorený dvomi zložkami a to ideálnym odoberaným prúdom (I_{ideal}) a prúdom potrebným na nabitie parazitných kapacít (I_{Cs}) (rovnica 4.16). Prúd I_{ideal} možno pokladať za množstvo náboja ΔQ, ktorý sa prenesie medzi jednotlivými stupňami nábojovej pumpy počas jednej periódy spínacieho signálu (rovnica 4.17). Pri tomto zjednodušení sa uvažuje, že nedochádza k strate náboja medzi stupňami.

$$I_{in} = I_{ideal} + I_{Cs} \tag{4.16}$$

$$I_{ideal} = (N+1).\frac{\Delta Q}{T/2} = (N+1).I_L \tag{4.17}$$

$$I_{Cs} = N.\frac{C_s.V_\phi}{T/2} = \alpha.N.C_{in}.2.f.V_\phi \tag{4.18}$$

S využitím rovníc 4.16, 4.17, 4.18 a 4.14 dostaneme závislosť vstupného prúdu nábojovej pumpy od jej jednotlivých parametrov. Ak vykonáme ďalšie zjednodušenie rovnice 4.19 zanedbaním člena $N.I_L.R_{on}$, môžeme konštatovať, že idealizovaný vstupný prúd nábojovej pumpy bez spätnoväzobnej regulačnej slučky nezávisí od spínacej frekvencie rovnako ani od hodnoty spínaných kondenzátorov, ale je lineárne závislý od celkového prúdu odoberaného z nábojovej pumpy.

$$I_{in} = \left((N+1) + \alpha.\frac{N^2}{V_{in} + N.V_\phi - N.I_L.R_{on} - V_{out}}.V_\phi\right).I_L \tag{4.19}$$

4.3.2 Postup návrhu nábojovej pumpy

Celková plocha a vlastná prúdová spotreba sú dve najdôležitejšie vlastnosti, ktoré sa pri návrhu nábojových púmp najviac sledujú. Filozofia návrhu preto vychádza buď z nájdenia optimálneho počtu stupňov resp. veľkosti kondenzátorov alebo z dosiahnutia minimálnej vlastnej spotreby.

Pre určenie vhodného množstva stupňov nábojovej pumpy sa opierame o

deriváciu celkovej plochy podľa počtu stupňov (rovnica 4.20). V rovniciach niektoré parametre zlúčené (rovnica 4.9 a rovnica 4.10). Ak postavíme deriváciu celkovej plochy podľa počtu stupňov rovnú nule, zistíme extrémy funkcie, ktoré sú v tomto prípade dva, pričom extrém pre $N = 0$ nie je z praktického hľadiska relevantný. Získame teda dôležitý extrém N_{Sopt} zapísaný v rovnici 4.21, z ktorej vyplýva, že optimálny počet stupňov nábojovej pumpy by mal byť 2-krát väčší ako je požadovaný napäťový zisk ΔV. Hodnotu kapacity spínaného kondenzátora C_{in} následne vypočítame použitím rovnice 4.15.

$$\begin{aligned} \frac{\partial S_{TOTsum}}{\partial N} &= 0 \\ \frac{-2.N.\Delta V + N^2.V_{eff}}{(-\Delta V + N.V_{eff})^2}.\frac{k_C.I_L}{f} &= 0 \\ N.\left(-2.\Delta V + N.V_{eff}\right) &= 0 \end{aligned} \tag{4.20}$$

$$N_{Sopt} = 2.\frac{\Delta V}{V_{eff}} \tag{4.21}$$

Ďalší spôsob hľadania optimálneho počtu stupňov nábojovej pumpy vychádza z požadovanej prúdovej spotreby (rovnica 4.19). Aj v tomto prípade postavíme prvú deriváciu idealizovaného vstupného prúdu podľa počtu stupňov nábojovej pumpy rovnú nule. V tomto prípade sú riešením dva korene rovnice, pričom jeden je menší ako pomer ΔV / V_{eff}, prípadne až záporný. To opäť znamená, že po praktickej stránke je toto riešenie nerealizovateľné. Optimálny počet stupňov v závislosti od prúdovej spotreby je vyjadrený rovnicou 4.23. V prípade bezstratovej nábojovej pumpy vychádza počet stupňov rovný požadovanému napäťovému zisku (ΔV). Hodnotu kapacity spínaného kondenzátora (C_{in}) opäť vypočítame prostredníctvom rovnice 4.15.

$$\begin{aligned} \frac{\partial I_{in}}{\partial N} &= 0 \\ \frac{2.\alpha.N.V_\phi}{-\Delta V + N.V_{eff}} - \frac{\alpha.N^2.V_\phi.V_{eff}}{(-\Delta V + N.V_{eff})^2} + 1 &= 0 \end{aligned} \tag{4.22}$$

$$N_{Iopt} = \frac{\Delta V}{V_{eff}}.\frac{1 + \frac{\alpha.V_\phi}{V_{eff}}\sqrt{1 + \frac{V_{eff}}{\alpha.V_\phi}} + \frac{\alpha.V_\phi}{V_{eff}}}{1 + \frac{\alpha.V_\phi}{V_{eff}}} \tag{4.23}$$

5 Experimentálna časť

Táto kapitola je venovaná experimentom, ktorých účelom bolo potvrdenie predpokladov a výsledkov získaných v rámci analýz vykonaných v predchádzajúcich kapitolách ako aj z nich vyplývajúcich poznatkov a hypotéz.

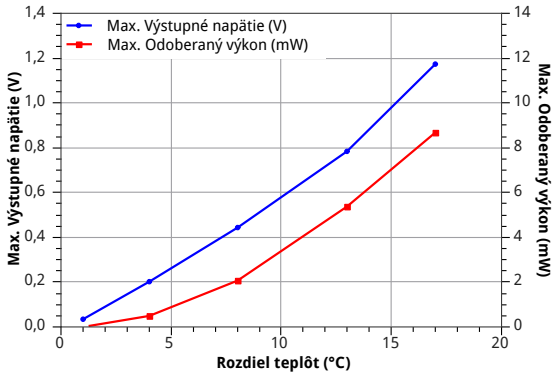
5.1 Porovnanie termočlánkov

V tejto časti budú predstavené výsledky porovnania komerčne dostupných termočlánkov, ktoré boli vyhodnotené ako vhodné pre monitorovacie systémy umiestnené na tele monitorovanej osoby. Vyhrievaná strana termočlánku bola umiestnená na tele (kvôli dynamickej regulácii teploty v závislosti od vonkajšej teploty, ktorá zabezpečuje požadovanú teplotu vnútorných orgánov cca 37 $°C$). V prípade nízkej vonkajšej teploty je povrchová teplota končatín postupne znižovaná a všetko teplo je sústreďované prioritne v strede tela. Pri izbovej teplote 25 $°C$ je povrchová teplota tela v rozsahu od 28,2 $°C$ až po 34,4 $°C$. Pre zberač energie, ktorý získava energiu z rozdielu teplôt je preto samotné umiestnenie zberača na tele veľmi dôležité. Hlavná podmienka je, aby bol v kontakte nielen s telom, ale aj s prostredím, a aby rozdiel teplôt na týchto dvoch stranách bol čo najväčší. Z technického hľadiska je teda najvhodnejším miestom pre umiestnenie termočlánku čelo monitorovanej osoby, čo však nie je praktické z hľadiska kontinuálneho používania. V tomto experimente bol teda termočlánok umiestnený na zápästie, ktoré má teplotu cca 29 $°C$ čo predstavuje rozdiel 4 $°C$ voči prostrediu (pre teplotu okolia 25 $°C$).

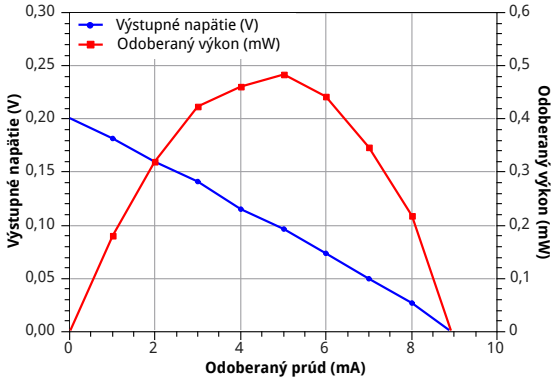
Experimentálne merania boli realizované na komerčných termočlánkoch TEC1-07103, TEC1-07108, TES1-12704, MCHPE-288-10-05-E a MCPE-241-10-13 [25, 26, 27, 28, 29]. Z analyzovaných termočlánkov navrhujeme pre prototypovú realizáciu zberača energie použiť práve termočlánok MCPE-241-10-13. Namerané parametre pre tento termočlánok sú uvedené na Obr 5.1. Pre predpokladaný rozdiel teplôt 4 $°C$ (čo je reálne dosiahnuteľné pri umiestnení zberača na zápästí a pri teplote prostredia 25 $°C$), je možné na výstupe termočlánku získať výstupné napätie 200 mV. Je nutné zdôrazniť, že hodnota maximálneho výstupného napätia a odoberaného výkonu sa však mení nielen v závislosti od rozdielu teplôt,

ale aj od odoberaného prúdu na výstupe.

Za účelom overenia použiteľnosti termočlánku ako zdroja energie pre energeticky autonómny elektronický systém bola spracovaná analýza priebehu teploty vzduchu počas roku 2013 v Bratislave. Uvažovanú teplotu vzduchu 25 $°C$ a na jej základe uvažovaný teplotný rozdiel minimálne 4 $°C$ podporujú aj historické dáta o teplote vzduchu od roku 1951 [30].



(a) Výstupné napätie a výkon v závislosti od rozdielu teplôt



(b) Výstupné napätie a výkon v závislosti od odoberaného prúdu

Obr. 5.1: Výsledky merania termočlánku MCPE-241-10-13

5.2 Vyhodnotenie navrhnutej BD-Cross nábojovej pumpy

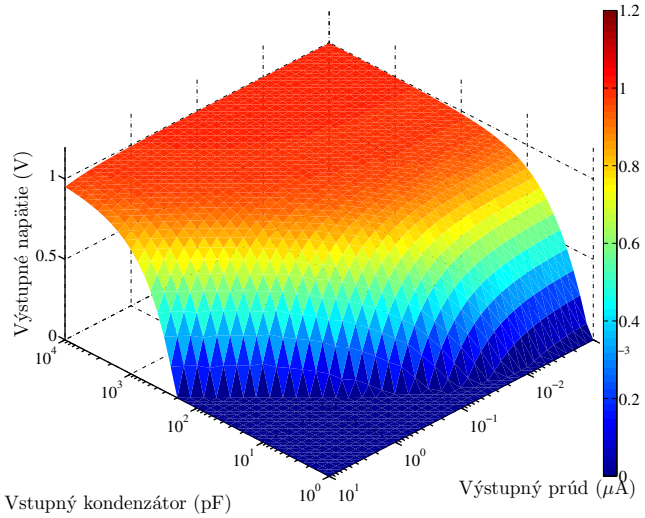
Vyhodnotenie navrhnutej nábojovej pumpy bolo vykonané na základe dosiahnutých hodnôt výstupného napätia a účinnosti pumpy s počtom stupňov 1, 4 a 8. Taktiež bola vykonaná analýza vplyvu hodnoty spínacieho napätia a kapacity spínaných kondenzátorov. Najnižšia uvažovaná hodnota vstupného napätia bola 100 mV, čo je pod hodnotu prahového napätia tranzistorov v použitej TSMC 90 nm CMOS technológii (NMOS má prahové napätia približne 200 mV a pre PMOS je to približne -260 mV). Maximálna uvažovaná hodnota vstupného napätia bola 500 mV. Hodnoty použitých spínaných kondenzátorov boli v rozsahu od 1 pF až po 10 nF. Odoberaný prúd bol v rozsahu od 1 nA až po 10 μA.

3-rozmerné grafy uvedené v nasledujúcej časti práce sú pre 4-stupňové riešenie nábojovej pumpy, pri spínacej frekvencii 100 kHz a pre konštantný výstupný prúd s hodnotami 100 nA a 1 μA. Pre vstupné napätie ako aj spínacie napätie boli použité hodnoty 200 mV, čo predstavuje očakávanú hotnotu napätia z termočlánku prezentovaného v kapitole 5.1 a hodnota 500 mV, čo predstavuje maximálne napätie, ktoré by nemalo spôsobiť latchup. Použitý výstupný kondenzátor bol rovnaký ako spínané kondenzátory (vo finálnej aplikácii by bola hodnota kapacity výstupného kondenzátora pravdepodobne niekoľkonásobne väčšia pre dosiahnutie menšieho zvlnenia výstupného napätia a vytvorenia dostatočnej zásoby energie). S využitím výstupného kondenzátora s veľkou kapacitou narastá čas potrebný na ustálenie hodnoty výstupného napätia.

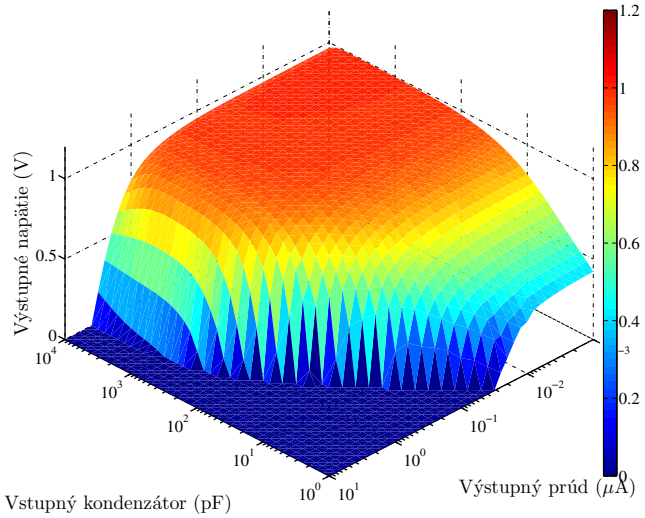
Teoretické maximálne výstupné napätie 4-stupňovej nábojovej pumpy pri V_{in} rovné 200 mV je 997 mV (Obr. 5.2a) a simulovaná hodnota je 996 mV (Obr. 5.2b). Podobná zhoda medzi simulovanými a teoretickými hodnotami bola zaznamenaná aj pre zvýšené hodnoty vstupného napätia. Pre V_{in}=500 mV sú dosiahnuté výsledky zobrazené na Obr. 5.3. Teoretické maximálne výstupné napätie pri uvedenom vstupnom napätí je 2,492 V (Obr. 5.3a) a simulovaná hodnota je 2,467 V (Obr. 5.3b). Najväčšie nepresnosti výpočtu sú zaznamenané pre nízke hodnoty výstupného napätia.

Veľmi vysoká presnosť výpočtu bola dosiahnutá pri vstupnom napätí 200 mV,

odoberanom prúde do 160 nA a v širokom rozsahu hodnoty kapacity spínaných kondenzátov od 80 pF až po 6300 pF, kde chyba výpočtu nepresahuje hodnotu 1%. Celková chyba výpočtu pre vstupné napätie 200 mV je znázornená na Obr. 5.4a. V prípade zvýšenia vstupného napätia na hodnotu 500 mV dochádza k nárastu nepresnosti výpočtu, ktorá však stále neprekračuje hranicu 10% pokiaľ je použitý spínaný kondenzátor s kapacitou viac ako 316 pF (Obr. 5.4b). V skúmanom rozsahu odoberaných prúdov a spínaných kondenzátorov je maximálna dosiahnuteľná prevodová účinnosť 80% pri V_{in}=200 mV a 68% pri V_{in}=500 mV. V porovnaní s nábojovou pumpou s naprieč spínanými kondenzátormi riadenou hradlovou elektródou dosahuje nábojová pumpa s naprieč spínanými kondenzátormi riadená substrátovou elektródou o 5% vyššiu účinnosť pri V_{in}=200 mV. Voči Dicksonovej nábojovej pumpe dosahuje dokonca o 18% vyššiu prevodovú účinnosť. Prevodová účinosť pumpy je však závislá od hodnoty vstupného napätia, obzvlášť pri nábojovej pumpe riadenej pomocou substrátovej elektródy. V prípade prekročenia prahového napätia substrátovej diódy zvyčajne nastáva latchup a s ním spojený prudký nárast zvodového/reverzného prúdu a možný prieraz štruktúry. Najvyššie hodnoty účinnosti pre nábojovú pumpu s naprieč spínanými kondenzátormi, ktorá je riadená substrátovou elektródou dosiahneme pre hodnoty vstupného napätia medzi 200 mV až 300 mV. Účinnosť pumpy závisí aj od hodnoty kapacity spínaného/vstupného kondenzátora. Najvyššia dosiahnutá prevodová účinnosť 4-stupňovej nábojovej pumpy je 49%. Táto účinnosť bola dosiahnutá pri odoberanom prúde 100 nA, V_{in}=200 mV a C_{in}=320 pF (výstupné napätie dosahuje hodnotu 981 mV). V prípade odoberaného jednosmerného prúdu 1 μA nábojová pumpa dosahuje najväčšiu účinnosť až 80% pri V_{in}=200 mV a C_{in}=1600 pF, kedy výstupné napätie dosiahlo hodnotu 890 mV.

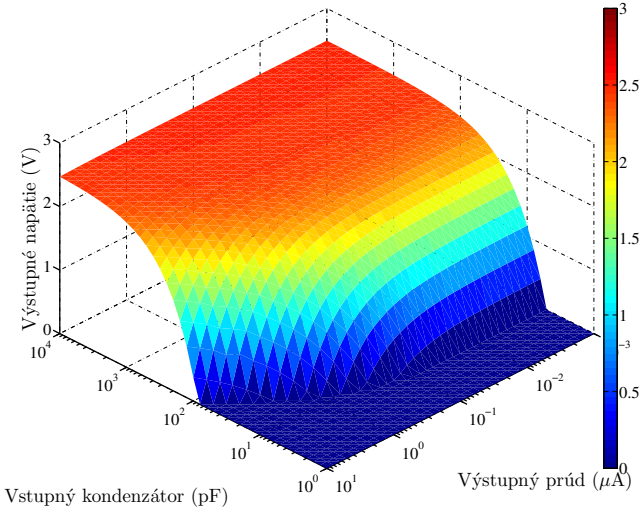


(a) výpočet

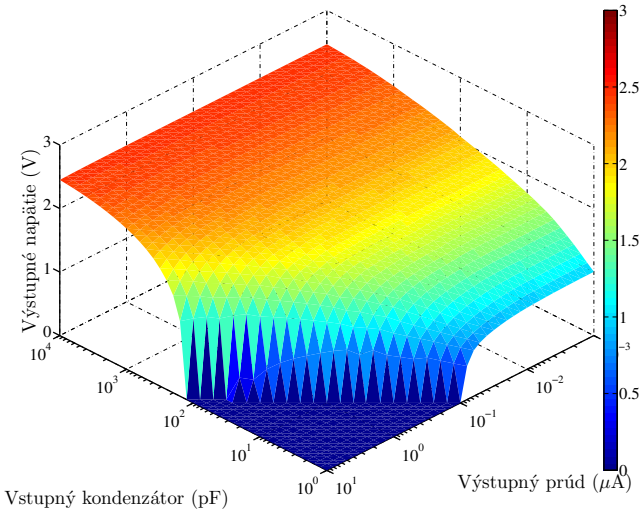


(b) simulácia

Obr. 5.2: BD-Cross pumpa: Výstupné napätie vs. I_{out} a C_{in} pri V_{in}=200 mV

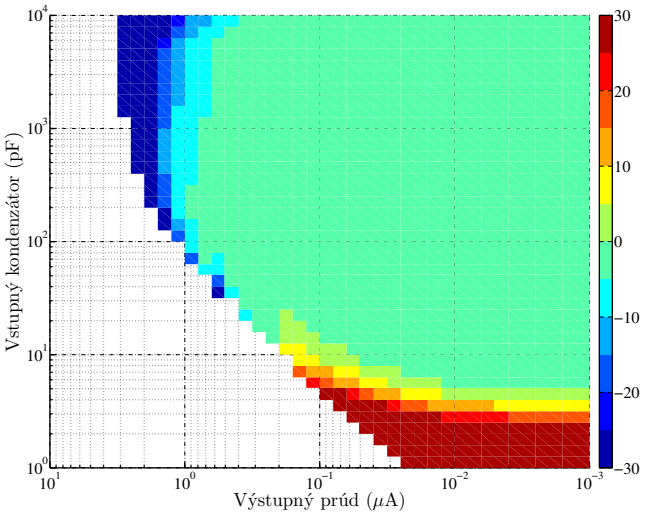


(a) výpočet

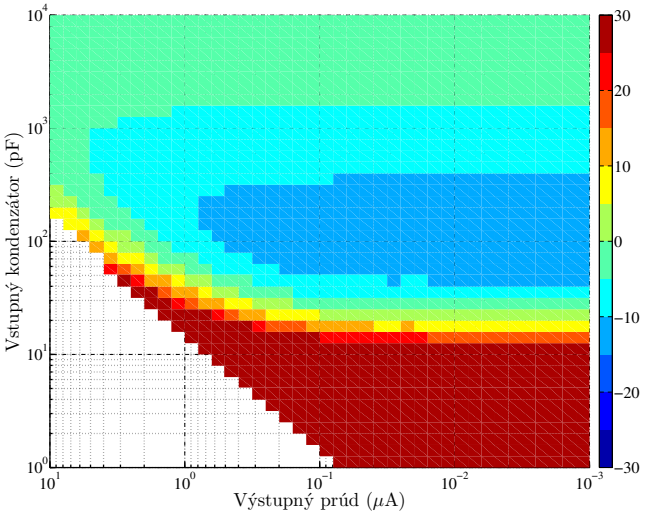


(b) simulácia

Obr. 5.3: BD-Cross pumpa: Výstupné napätie vs. I_{out} a C_{in} pri V_{in}=500 mV



(a) V_{in}=200 mV



(b) V_{in}=500 mV

Obr. 5.4: BD-Cross pumpa: Nepresnosť výpočtu (Sim.-Cal.)/Sim.

Prehľad dosiahnuteľných parametrov naprieč spínanej nábojovej pumpy riadenej substrátovou elektródou je uvedený v Tab. 5.1. Výpočtová chyba maximálnej dosiahnuteľnej hodnoty výstupného napätia je najvyššia v prípade vyšších hodnôt vstupného napätia, a pri vyššom počte stupňov pumpy je to aj pri malých hodnotách V_{in}. Pri V_{in} do 500 mV je chyba výpočtu maximálneho výstupného napätia do 1%. Je dôležité podotknúť, že maximálna účinnosť je dosahovaná pri výstupných prúdoch viac ako 800 nA a V_{in} viac ako 200 mV. V prípade vstupného napätia na úrovni 200 mV až 300 mV je potrebné pre dosiahnutie vysokej účinnosti použiť spínané kondenzátory s hodnotou kapacity rádovo nF.

Tab. 5.1: Zhrnutie dosiahnutých výsledkov pre nábojovú pumpu s priečne spínanými kondenzátormi na báze MOS tranzistorov riadených substrátovou elektródou

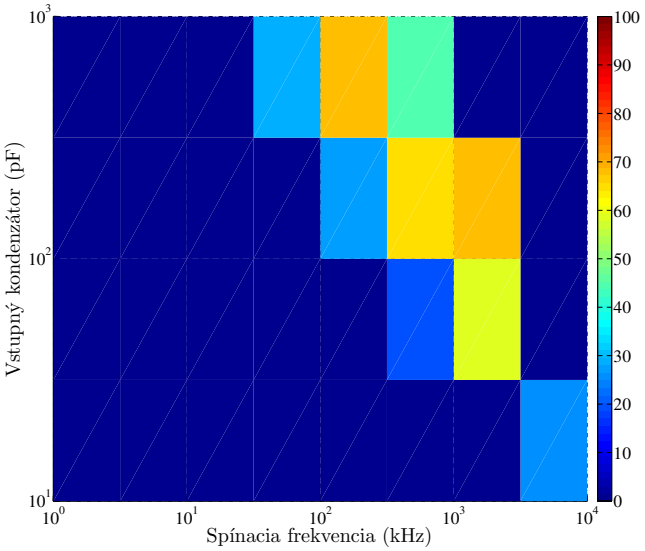
V_{in} (V)	Parameter		$N = 1$	$N = 4$	$N = 8$
0,100	max. V_{out}	simulácia (V)	0,196	0,481	0,852
		výpočet (V)	0,197	0,489	0,878
		chyba (%)	-0,90	-1,79	-3,07
	max. η	hodnota (%)	56	42	37
		@ C_{in} (pF)	200	158	63
		@ I_{out} (nA)	51	51	40
0,200	max. V_{out}	simulácia (V)	0,399	0,996	1,791
		výpočet (V)	0,399	0,997	1,794
		chyba (%)	-0,10	-0,07	-0,15
	max. η	hodnota (%)	83	80	79
		@ C_{in} (pF)	2512	1584	1000
		@ I_{out} (nA)	1000	794	794
0,300	max. V_{out}	simulácia (V)	0,599	1,497	2,695
		výpočet (V)	0,599	1,496	2,692
		chyba (%)	-0,05	+0,09	+0,13
	max. η	hodnota (%)	78	82	83
		@ C_{in} (pF)	10000	10000	3162
		@ I_{out} (nA)	10000	3981	3981
0,400	max. V_{out}	simulácia (V)	0,795	1,991	3,586
		výpočet (V)	0,799	1,994	3,589
		chyba (%)	-0,47	-0,17	-0,08
	max. η	hodnota (%)	75	68	83
		@ C_{in} (pF)	126	126	3162
		@ I_{out} (nA)	2512	2512	3981
0,500	max. V_{out}	simulácia (V)	0,985	2,467	4,442
		výpočet (V)	0,998	2,492	4,484
		chyba (%)	-1,29	-1,01	-0,94
	max. η	hodnota (%)	75	68	64
		@ C_{in} (pF)	40	200	126
		@ I_{out} (nA)	2512	5102	3981

Za účelom analýzy frekvenčných vlastností danej topológie bol analyzovaný vplyv veľkosti tranzistorov v širšej frekvenčnej oblasti pre rôzne hodnoty vstupných/spínacích kondenzátorov a odoberaného prúdu.

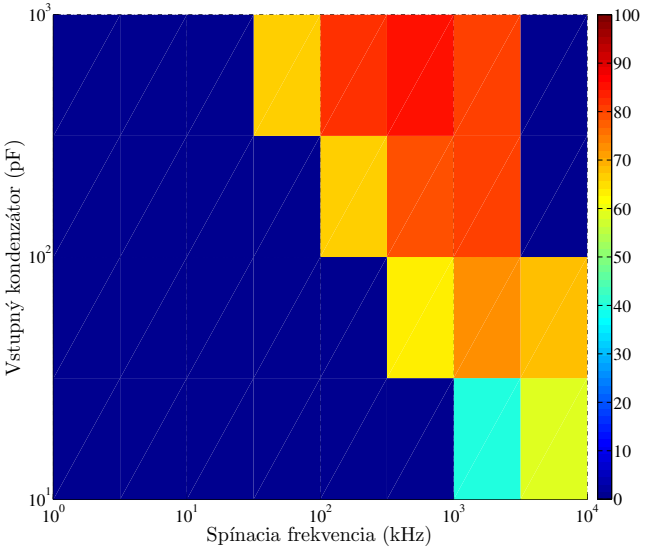
Presnosť výpočtu zostáva zachovaná aj pri zmene veľkosti tranzistorov. Pri nízkej hodnote vstupného napätia sa významne začína prejavovať vplyv parametra R_{on} (odpor spínača v zopnutom stave) na hodnotu výstupného napätia, pričom nejde o napäťové straty, ale o frekvenčné obmedzenie. Vysoká hodnota R_{on} spomaľuje prenos náboja od spínacích kondenzátorov k výstupu nábojovej pumpy, čo má za následok prudký pokles hodnoty výstupného napätia pri danom výstupnom prúde. S rastúcou veľkosťou tranzistorov tento nežiaduci jav postupne zaniká. V prípade vyššej hodnoty vstupného napätia ($V_{in} = 500\ mV$) je hodnota parametra R_{on} výrazne menšia a pokles výstupného napätia spôsobený dynamickými vlastnosťami nábojovej pumpy sa zmierňuje.

Pri $V_{in} = 200\ mV$ je možné jasne pozorovať hranicu, pri ktorej nastáva pokles výstupného napätia nábojovej pumpy spôsobený týmto dynamickým javom. Rovnako je pozorovateľný jeho vplyv na presnosť výpočtu, keďže iba malé množstvo kombinácii vstupných parametrov pumpy môže dosiahnuť nenulovú hodnotu výstupného napätia. Pri $V_{in} = 500\ mV$ vplyv tohto javu zaniká a nepresnosť výpočtu sa pre uvažované rozmery tranzistorov pohybovala v rozsahu od $+5\%$ do -15% (pre všetky skúmané parametre pumpy). Najväčšia chyba výpočtu sa opäť vyskytuje v oblasti nízkych hodnôt výstupného napätia.

Prevodová účinnosť nábojovej pumpy s naprieč spínanými kondenzátormi, ktorá využíva MOS tranzistory riadené substrátovou elektródou. Aj v tomto prípade je možné pozorovať, že nábojová pumpa dosahuje vyššiu účinnosť pri nižších hodnotách vstupného napätia. Pri vstupnom napätí $V_{in} = 200\ mV$ je maximálna prevodová účinnosť pri výstupnom prúde $I_{out} = 1\ \mu A$ dosiahnutá pri rozmeroch tranzistorov $W = 100\ \mu m$ a $L = 0{,}1\ \mu m$ (Obr. 5.5b) a jedná sa o hodnotu až 86 %. Pri vstupnom napätí $V_{in} = 500\ mV$ je maximálna prevodová účinnosť dosiahnutá pri rozmeroch tranzistorov $W = 45\ \mu m$ a $L = 0{,}1\ \mu m$ (Obr. 5.6a) a jedná sa o hodnotu už iba 64 %.

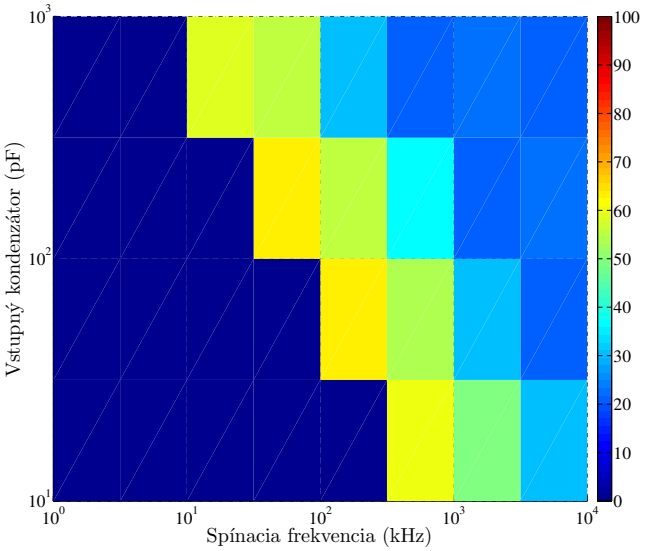


(a) $W/L = 45\ \mu m\ /\ 0{,}1\ \mu m$

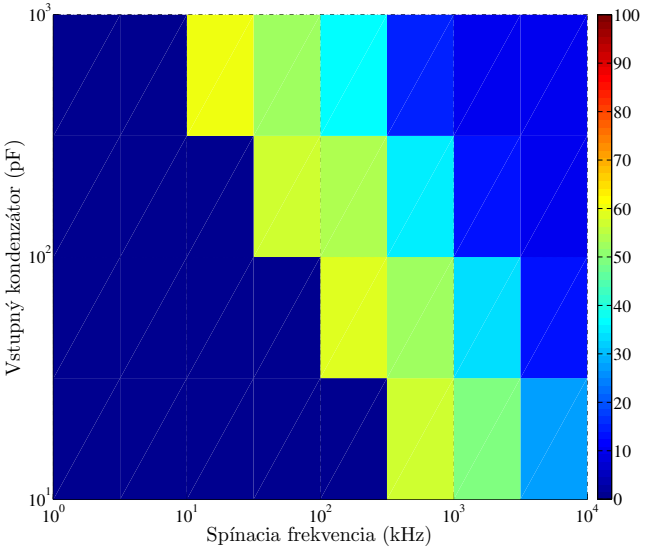


(b) $W/L = 100\ \mu m\ /\ 0{,}1\ \mu m$

Obr. 5.5: BD-Cross pumpa: Účinnosť vs. f a C_{in} pri $V_{in} = 200\ mV$ a $I_{out} = 1\ \mu A$



(a) $W/L = 45\ \mu m\ /\ 0{,}1\ \mu m$



(b) $W/L = 100\ \mu m\ /\ 0{,}1\ \mu m$

Obr. 5.6: BD-Cross pumpa: Účinnosť vs. f a C_{in} pri $V_{in} = 500\ mV$ a $I_{out} = 1\ \mu A$

5.3 Optimalizácia procesu návrhu a porovnanie nábojových púmp

Za účelom potvrdenia využiteľnosti optimalizačných postupov a filozofie návrhu nábojových púmp opísaných v kapitole 4.3 bol vykonaný experiment, v ktorom sme porovnali výsledky získané matematickým výpočtom a následnou simuláciou nábojových púmp optimalizovaných vzhľadom na konkrétne požiadavky. Tento process bol zameraný na porovnanie nábojovej pumpy s naprieč spínanými kondenzátormi (označenej ako GD nábojová pumpa - riadená hradlovou elektródou) a nábojovej pumpy s naprieč spínanými kondenzátormi, ktorá je riadená substrátovou elektródou MOS tranzistora (označenej ako BD nábojová pumpa). Pri výpočtoch sme uvažovali so spínacou frekvenciou f=100 kHz, výstupným prúdom I_{out}=1 μA, vstupným V_{in} a spínacím napätím V_{ϕ} rovným 200 mV a požadovaným výstupným napätím V_{out} v rozsahu od 0,5 V do 2,0 V. Rozmery použitých MOS tranzistorov v oboch topológiách boli nastavené rovnako. Porovnával sa požadovaný počet stupňov nábojových púmp N, hodnota kapacity spínaných kondenzátorov C_{in}, odhadované nároky na plochu čipu S_{tot} a rozdiel medzi požadovanou a reálnou hodnotou výstupného napätia V_{outSIM}. V Tab. 5.2 sú uvedené parametre nábojových púmp dosiahnuté pri optimalizácii vzhľadom na celkovú plochu nábojovej pumpy, pričom požadované výstupné napätie V_{out} určené výpočtom je v rozsahu od 0,5 V do 2,0 V (prvý riadok tabuľky) [GN24].

Tab. 5.2: Porovnanie výsledkov BD a GD nábojovej pumpy pri optimalizácii vzhľadom na celkovú plochu ($V_{in} = V_{\phi} = 200\ mV$, $f = 100\ kHz$; $I_{out} = 1\ \mu A$)

V_{out} [V]	0,5		1,0		1,5		2,0	
Typ	**BD**	**GD**	**BD**	**GD**	**BD**	**GD**	**BD**	**GD**
počet stupňov (N)	3	3	8	8	13	13	18	18
C_{in} [pF]	75	78	75	78	75	78	75	78
S_{tot} [mm^2]	0,22	0,23	0,59	0,61	0,96	0,99	1,32	1,38
P_{in} [μW]	0,91	0,93	2,03	2,07	3,16	3,23	4,42	4,45
V_{outSIM} [mV]	464	399	1002	786	1525	1162	1902	1463
chyba výpočtu [%]	-7,2	-20,3	0,2	-21,4	1,7	-22,5	-4,9	-26,9

Z uvedených výsledkov je možné pozorovať, že optimálny počet stupňov pre požadovanú hodnotu V_{out} je rovnaký pre obe topológie. Preto aj hodnota C_{in} a celková plocha sú podobné. Pri porovnaní výsledkov simulácie s požadovanými parametrami je možné pozorovať výpočtovú chybu na úrovni do 8% pre BD nábojovú pumpu, kým u GD nábojovej pumpy je táto chyba výrazne vyššia a to až na úrovni 20-30%. Uvedené výsledky súčasne potvrdzujú, že BD nábojová pumpa dosahuje vyššie hodnoty V_{out} ako GD nábojová pumpa, aj keď GD je tvorená kondenzátormi s väčšou kapacitou [GN24].

Rovnaké vstupné podmienky boli použité aj v prípade porovnania vypočítaných parametrov oboch topológií, ktoré boli optimalizované vzhľadom na minimálnu hodnotu odberu prúdu, čiže spotreby energie. Výsledky tohto porovnania sú uvedené v Tab. 5.3.

Tab. 5.3: Porovnanie výsledkov BD a GD nábojovej pumpy pri optimalizácii vzhľadom na spotrebu energie ($V_{in} = V_{\phi} = 200\ mV$, $f = 100\ kHz$; $I_{out} = 1\ \mu A$)

V_{out} $[V]$	0,5		1,0		1,5		2,0	
Typ	**BD**	**GD**	**BD**	**GD**	**BD**	**GD**	**BD**	**GD**
počet stupňov (N)	2	2	5	5	8	9	12	12
C_{in} $[pF]$	170	177	251	266	285	150	170	177
S_{tot} $[mm^2]$	0,33	0,35	1,23	1,30	2,24	1,32	2,00	2,08
P_{in} $[\mu W]$	0,72	0,67	1,37	1,30	2,04	2,21	3,00	2,89
V_{outSIM} $[mV]$	517	467	1055	942	1589	1387	2138	1848
chyba výpočtu [%]	3,6	-6,6	5,5	-5,8	5,9	-7,5	6,9	-7,6

Vykonané porovnanie potvrdilo, že hodnoty vypočítaných parametrov sú pre obe topológie takmer identické. Pozorovateľný rozdiel je iba v prípade porovnania GD a BD pri požadovanom výstupnom napätí 1,5 V. V prípade GD sme na základe optimalizačného postupu dospeli k požadovanému počtu stupňov 9, zatiaľ čo pre BD pumpu vychádzal počet stupňov iba 8. Rozdiel v počte stupňov týchto dvoch topológii je v tomto prípade daný matematickým zaokrúhľovaním na celé čísla. Tento rozdiel v počte stupňov nábojovej pumpy sa preniesol najmä do hodnoty kapacity spínacieho kondenzátora, resp. celkovej plochy nábojovej pumpy. V prípade optimalizácie vzhľadom na odber prúdu nastalo výrazné ustálenie nepresnosti výpočtu a pre GD topológiu aj výrazné zníženie nepresnosti výpočtu. Chyba medzi vypočítanou a simulovanou hodnotou výstupného napä-

tia pre oba typy nábojových púmp sa pohybuje rádovo v jednotkách percent a nepresahuje hodnotu 8%.

Keďže optimalizačný proces neposkytol vo všetkých skúmaných prípadoch požadovanú presnosť výstupného napätia (do 3%) pri výpočtom stanovených vstupných parametroch nábojovej pumpy, následne bola vykonaná analýza, pri ktorej sme sa zamerali na spôsoby ako dosiahnuť zvýšenie hodnoty výstupného napätia pri stanovenom vstupnom napätí a počte stupňov nábojovej pumpy. V tomto zmysle máme dve možnosti. Prvá možnosť spočíva v zachovaní vypočítanej hodnoty spínacieho kondenzátora a zvýšení spínacej frekvencie. Druhá možnosť je postupovať opačne, čiže zachovať spínaciu frekvenciu a zväčšiť hodnotu spínacieho kondenzátora.

Tab. 5.4: Porovnanie výsledkov BD a GD nábojovej pumpy pri optimalizácii vzhľadom na celkovú plochu (zmena vstupných parametrov)

V_{out} [V]		0,5		1,0		1,5		2,0	
Typ	**konštanta**	**BD**	**GD**	**BD**	**GD**	**BD**	**GD**	**BD**	**GD**
ΔC_{in} [%]	f,V_{in},W/L	6,7	28,2	0,0	28,2	0,0	28,2	6,7	28,2
ΔP_{in} [%]	f,V_{in},W/L	-0,5	-1,1	0,0	-1,3	0,0	-0,8	-0,8	0,9
Δf [%]	C_{in},V_{in},W/L	10,2	38,3	0,0	22,6	0,0	22,6	10,2	38,3
ΔP_{in} [%]	C_{in},V_{in},W/L	0,7	-1,2	0,0	-1,3	0,0	-1,4	-0,5	-1,6

Tab. 5.5: Porovnanie výsledkov BD a GD nábojovej pumpy pri optimalizácii vzhľadom na odber prúdu (zmena vstupných parametrov)

V_{out} [V]		0,5		1,0		1,5		2,0	
Typ	**konštanta**	**BD**	**GD**	**BD**	**GD**	**BD**	**GD**	**BD**	**GD**
ΔC_{in} [%]	f,V_{in},W/L	-17,6	69,5	-32,3	88,0	-36,8	40,0	-23,5	–
ΔP_{in} [%]	f,V_{in},W/L	-2,5	-0,8	1,2	0,7	2,1	0,5	-0,9	4,1
Δf [%]	C_{in},V_{in},W/L	-18,5	151	-38,7	900	-38,7	58	-18,5	58
ΔP_{in} [%]	C_{in},V_{in},W/L	-1,3	0,4	0,4	9,0	0,8	-0,6	1,6	-1,4

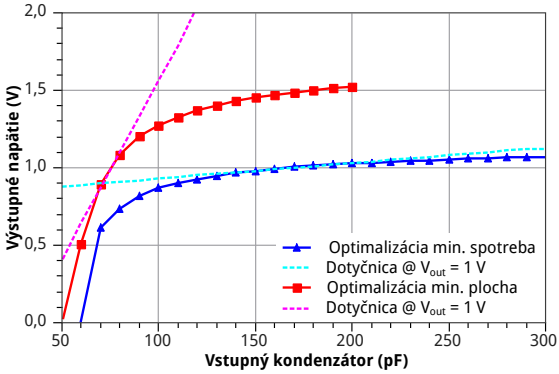
Údaje uvedené v Tab. 5.4 vychádzajú z optimalizácie vzhľadom na plochu (veľkosť prvkov) a uvádzajú zmeny parametrov nábojových púmp, ktoré by bolo potrebné vykonať, aby bola dosiahnutá požadovaná presnosť návrhu pumpy. Potrebný nárast celkovej plochy pumpy sa neuvádza, nakoľko je uvedené potrebné zväčšenie spínacích kondenzátorov, ktoré tvoria hlavný podiel na celkovej ploche. V prípade BD nábojovej pumpy bolo potrebné iba minimálne zväčšenie konden-

zátorov, prípadne úprava spínacej frekvencie, pričom v dvoch prípadoch nebola potrebná žiadna zmena vypočítaných parametrov. Hodnoty spínacích kondenzátorov pre BD nábojovú pumu vzrástli o 6,7% ($C_{in} = 80\ pF$), alebo bolo potrebné zvýšiť spínaciu frekvenciu o 10% ($f = 110\ kHz$). Naopak v prípade GD nábojovej pumpy boli potrebné výraznejšie zmeny parametrov, aby bola dosiahnutá rovnaká presnosť výstupného napätia. Hodnoty spínacích kondenzátorov pre GD nábojovú pumpu vo všetkých prípadoch vzrástli o 28% ($C_{in} = 100\ pF$), prípadne bolo potrebné zvýšiť spínaciu frekvenciu o 38% ($f = 138\ kHz$).

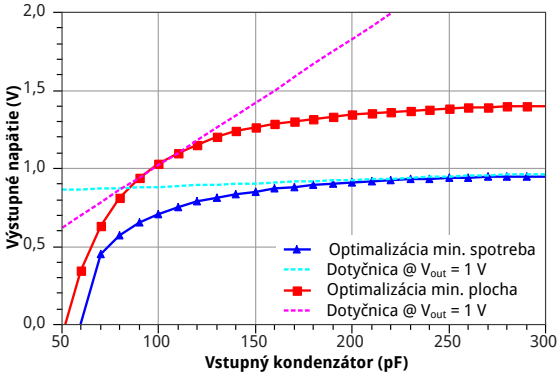
Závislosti výstupného napätia od kapacity spínaných kondenzátorov, ktoré vychádzajú z optimalizačných postupov pre požadované výstupné napätie 1 V vzhľadom na celkovú plochu a prúdovú spotrebu sú znázornené na Obr. 5.7a a Obr. 5.7b. V prípade optimalizácie vzhľadom na celkovú plochu sa požadované výstupné napätie nachádza v oblasti krivky, kde i malou zmenou vstupnej kapacity dosiahneme výraznú zmenu výstupného napätia. Pri optimalizácii vzhľadom na prúdovú spotrebu je žiadané výstupné napätie v oblasti, kde nastáva jav podobný saturácii, kde aj pre malú zmenu výstupného napätia je potrebná významnejšia zmena veľkosti spínaných kondenzátorov, čo dokazujú aj dotyčnice umiestnené v príslušných grafoch. Ak zvažujeme rozptyl parametrov procesu výroby polovodičových IO dospejeme k záveru, že by bolo vhodnejšie v praxi uvažovať s optimalizáciou návrhu nábojovej pumpy riadenej substrátovou elektródou vzhľadom na prúdovú spotrebu, nakoľko táto je menej citlivá na nežiaduce zmeny hodnoty kondenzátorov.

Z výsledkov získaných v rámci vykonanej analýzy a experimentov možno taktiež dospieť k záveru, že použitím nábojovej pumpy s naprieč spínanými kondenzátormi, ktorá je riadená substrátovou elektródou, a jej následnou optimalizáciou na základe uvedeného prístupu, je možné dosiahnuť plošne úspornejšiu nábojovú pumpu než v prípade klasickej nábojovej pumpy s naprieč spínanými kondenzátormi. Na základe prezentovaných výsledkov BD nábojovej pumpy je možné pozorovať úsporu plochy čipu minimálne 20% a v najlepšom prípade dokonca 66% v porovnaní s GD nábojovou pumpou navrhnutou rovnakou metódou. Nábojové pumpy navrhnuté použitím optimalizačného procesu návrhu vzhľadom na celkovú plochu pumpy môžu dosiahnuť prevodovú účinnosť na úrovni 43% až 56%. Vyššiu prevodovú účinnosť dosahujú nábojové pumpy navrhnuté použitím

optimalizácie návrhu vzhľadom na spotrebu energie. V týchto prípadoch bola dosiahnutá účinnosť 62% až 75%.



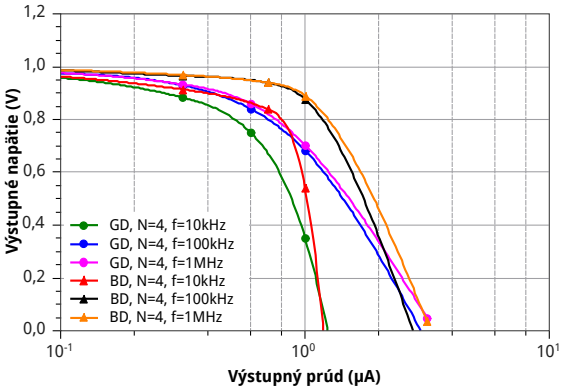
(a) BD nábojová pumpa



(b) GD nábojová pumpa

Obr. 5.7: Závislosť výstupného napätia optimalizovanej nábojovej pumpy od C_{in}, požadované $V_{out} = 1\ V$ pri $V_{in} = 200\ mV$, $f = 100\ kHz$

Optimalizácia navrhovaných nábojový púmp s ohľadom na celkovú plochu a prúdovú spotrebu boli vykonané za účelom získania optimálnych vstupných parametrov pre návrh nábojovej pumpy príslušnej topológie. Proces optimalizácie je založený na zistení optimálneho počtu stupňov nábojovej pumpy pre dosiahnutie požadovaných výstupných parametrov a zvolenej topológie nábojovej pumpy. Podrobný postup optimalizácie je uvedený v kapitole 4.3.



Obr. 5.8: Výstupné napätie GD a BD nábojovej pumpy pri zmene spínacej frekvencie ($V_{in} = V_{\phi} = 200\ mV$, $C_{in} = 1\ nF$)

Podobné dynamické správanie oboch topológií nábojových púmp potvrdzujú aj výsledky na Obr. 5.8, ktoré uvádzajú závislosť výstupného napätia od odoberaného prúdu pri viacerých spínacích frekvenciách so zväčšenými vstupnými kondenzátormi. Rozmery NMOS tranzistorov sú 100 μm/0,1 μm, pričom PMOS je 2-krát väčší. Zvýšením spínacej frekvencie bol dosiahnutý významný nárast hodnoty výstupného napätia. Najlepšie je to možné pozorovať pri odoberanom prúde $I_{out} = 1\ \mu A$. Od tejto hodnoty výstupného prúdu nastáva pri daných parametroch prudký pokles výstupného napätia, ktorý je možné do určitej miery zmierniť zvýšením spínacej frekvencie.

6 Zhrnutie dosiahnutých výsledkov a prínosov

Hlavné prínosy dizertačnej práce z hľadiska vývoja vedného odboru ako aj praktického využitia získaných poznatkov a dosiahnutých výsledkov možno zhrnúť nasledovne:

- Rozvoj a príspevok k metódam návrhu nízkopríkonových a nízkonapäťových analógových obvodov v nanotechnológiách (potlačenie vplyvu fluktuácie technologických parametrov), so zameraním sa na digitálne metódy kompenzácie vstupného napäťového ofsetu u operačných zosilňovačov. Taktiež sme navrhli niekoľko nízkopríkonových stavebných blokov analógových IO s vylepšenými parametrami (napr. plne-diferenciálny rozdielový zosilňovač, predzosilňovač pre MEMS mikrofón, fázový záves a ďalšie).
- Najdôležitejším prínosom dizertačnej práce je návrh novej nízko-napäťovej topológie nábojovej pumpy pre zberač energie, ktorá pracuje so vstupným a riadiacim napätím na úrovni prahového napätia MOS tranzistorov použitej technológie. To je dosiahnuté dynamickým posúvaním hodnoty prahového napätia MOS tranzistorov za pomoci napätia privedeného na substrátovú elektródu. Výhodou navrhnutej nábojovej pumpy je jej jednoduchá implementovateľnosť v štandardnej CMOS technológii aj nanometrových rozmerov, čo bolo preukázané v rámci experimentov. Jedinou technologickou podmienkou je dvoj-jamová CMOS technológia, nakoľko navrhnutá topológia využíva na riadenie tranzistorov substrátové elektródy. Tento prínos je plne v súlade so súčasnými požiadavkami na integráciu komplexných systémov a úsporu energie či zabezpečenie energetickej nezávislosti prenosných elektronických systémov.
- Experimentálne overenie parametrov navrhnutej nábojovej pumpy, vrátane porovnania voči existujúcim a doteraz využívaným nábojovým pumpám. Pri porovnávaní sme sa zamerali na dosiahnuteľné hodnoty výstupného napätia, prevodovú účinnosť a presnosť parametrov obvodu dosiahnutých simuláciou voči matematickému modelu. Spomenutá analýza a výsledky predstavujú jeden z dôležitých výstupov a vedeckých prínosov tejto práce.
- Ďalším prínosom dizertačnej práce je odvodenie metodiky na optimalizáciu

navrhnutej nábojovej pumpy z pohľadu celkovej plochy a z pohľadu vlastnej spotreby energie. Vyvinutá metodika sa zameriava na optimalizáciu hodnoty spínaného kondenzátora a minimálneho počtu stupňov nábojovej pumpy, keďže spínacia frekvencia je daná konkrétnou aplikáciou nábojovej pumpy.

- Analýza presnosti matematického modelu využiteľného pri návrhu klasickej nábojovej pumpy s naprieč spínanými kondenzátormi ako aj navrhnutej pumpy riadenej substrátovou elektródou pre relatívne nízke hodnoty napätia na vstupe pumpy.
- Navrhnutú integrovanú nábojovú pumpu je možné napájať z obnoviteľného zdroja energie, ktorý je však potrebné zvoliť v závislosti od konkrétnej aplikácie. Je možné ju plne využiť pri konverzii energie v prenosných miniatúrnych integrovaných zariadeniach, čo môžeme považovať za praktický prínos dizertačnej práce.
- Overenie vlastností komerčných termočlánkov v širokom rozsahu teplôt ako aj vyšetrenie ich možného využitia v zberačoch energie umiestnených priamo na ľudskom tele, kde sa predpokladá využitie rozdielu medzi teplotou tela (napr. zápästie) a teplotou prostredia.

7 Záver

Podstatnú časť nášho úsilia sme venovali výskumu metód návrhu nízkoenergetických IO a systémov. Vyšetrili sme metódy vyvinuté pre návrh nízkopríkonových a nízkonapäťových analógových IO a ich implementáciu v nanotechnológiách a navrhli sme spôsoby a prístupy potlačenia nežiaduceho vplyvu variácie parametrov výrobného procesu na vlastnosti navrhovaných IO.

Ďalej boli v tejto dizertačnej práci predstavené alternatívne zdroje energie. Na základe analýzy sme vyhodnotili ako vhodný zdroj energie teplotný rozdiel medzi povrchom ľudského tela a vonkajším prostredím. Pri termočlánkoch, ktoré by boli umiestnené na ľudskom tele je možné očakávať výstupné napätie 200 mV pri 5 $°C$ rozdiele teplôt, čo potvrdili aj naše merania. Následne bola na spracovanie nízkej hodnoty napätia z termočlánku navrhnutá nábojová pumpa s naprieč spínanými tranzistormi, ktoré sú riadené substrátovou elektródou. Účelom nábojovej pumpy je efektívne zvýšenie nízkej hodnoty výstupného napätia termočlánku. Navrhnutý typ nábojovej pumpy (v 8-stupňovom prevedení) je schopný premeniť vstupné napätie 200 mV na výstupné napätie 1,8 V, pričom maximálna dosiahnutá účinnosť je 80%.

Pre potreby budúcich návrhov bola simuláciami overená presnosť aproximačnej rovnice založenej na statických parametroch nábojovej pumpy. Presnosť aproximácie v širokom rozsahu hodnôt je do 95%. Na základe overenej aproximačnej rovnice boli vyvinuté dve optimalizačné metódy. Prvá metóda sa zameriava na optimalizáciu nábojovej pumpy vzhľadom na celkovú plochu. Požadovaná úroveň výstupného napätia dosahuje v skúmaných prípadoch nepresnosť do 8%. Pri optimalizácii vzhľadom na plochu je nábojová pumpa citlivá na zmenu hodnoty spínaného kondenzátora, čo sa negatívne odráža na stabilite v rámci rozptylu parametrov výrobného procesu, ktorý v nanometrových technológiách dosahuje hodnotu až ±20%. Druhá metóda sa zameriava na optimalizáciu nábojovej pumpy vzhľadom na vlastnú spotrebu energie (prúdu). V skúmaných prípadoch požadovaná úroveň výstupného napätia dosahuje nepresnosť do 7%.

Náš ďalší výskum bude zameraný na overenie vlastností nábojovej pumpy implementovanej v 90 nm CMOS technológii. Na experimentálnych obvodoch budú skúmané optimalizačné metódy ako aj dynamické správanie sa nábojovej pumpy.

Literatúra použitá v autoreferáte

[1] IEEE. IEEE Standard for Design and Verification of Low-Power Integrated Circuits. *IEEE Std 1801-2013 (Revision of IEEE Std 1801-2009)*, str. 1–348, 2013.

[2] Preeti Ranjan Panda, Aviral Shrivastava, B. V. N. Silpa, and Krishnaiah Gummidipudi. *Power-efficient System Design.* Springer, 2010.

[3] Sai-Weng Sin, U Seng-Pan, and Rui Paulo Martins. *Generalized low-voltage circuit techniques for very high-speed time-interleaved analog-to-digital converters.* Springer Science & Business Media, 2010.

[4] D. Flandre, A. Viviani, J-P Eggermont, B. Gentinne, and P.G.A. Jespers. Improved synthesis of gain-boosted regulated-cascode CMOS stages using symbolic analysis and gm/ID methodology. *Solid-State Circuits, IEEE Journal of*, 32(7):1006–1012, 1997.

[5] L.L. Lewyn, T. Ytterdal, C. Wulff, and K. Martin. Analog Circuit Design in Nanoscale CMOS Technologies. *Proceedings of the IEEE*, 97(10):1687–1714, 2009.

[6] B.J. Blalock, P.E. Allen, and G. Rincon-Mora. Designing 1-V op amps using standard digital CMOS technology. *Circuits and Systems II: Analog and Digital Signal Processing, IEEE Transactions on*, 45(7):769–780, 1998.

[7] F. Khateb, S. Bay Abo Dabbous, S. Vlassis. A Survey of Non-conventional Techniques for Low-voltage Low-power Analog Circuit Design. *Radioengineering*, 22(2):415–427, June 2013.

[8] Ziad Alsibai. *Low voltage low power analogue circuits design.* PhD thesis, Brno University of Technology, 2013.

[9] Guzinski, A and Bialko, MATHEAU and Matheau, JC. Body-driven differential amplifier for application in continuous-time active C-filter. In *Proceedings of the European Conference on Circuit Theory and Design*, str. 315–319, 1987.

[10] Raikos, George and Vlassis, Spyridon. 0.8 V bulk-driven operational amplifier. *Analog integrated circuits and signal processing*, 63(3):425–432, 2010.

[11] Li Yani, Yang Yintang, and Zhu Zhangming. A novel low-voltage low-power bulk-driven cascade current mirror. In *Advanced Computer Theory and Engineering (ICACTE), 2010 3rd International Conference on*, volume 3, str. 78–83, Aug 2010.

[12] Khateb, Fabian and Khatib, Nabhan and Kubánek, David. Novel low-voltage low-power high-precision CCII± based on bulk-driven folded cascode OTA. *Microelectronics Journal*, 42(5):622–631, 2011.

[13] Kinget, Peter and Chatterjee, S and Tsividis, Y. Ultra-low voltage analog design techniques for nanoscale CMOS technologies. In *Electron Devices and Solid-State Circuits, 2005 IEEE Conference on*, str. 9–14. IEEE, 2005.

[14] Vlassis, S and Raikos, G. Bulk-driven differential voltage follower. *Electronics letters*, 45(25):1276–1277, 2009.

[15] Jiang, Y and Raut, R. A low–voltage low–power voltage–to–current transconductor using bulk–driven CMOS transistors. *Proceedings of 5th International Conference on VLSI and CAD*, str. 451–453, 1997.

[16] Jang, Sheng-Lyang and Huang, S-H and Liu, Cheng-Chen and Juang, Miin-Horng. CMOS Colpitts quadrature VCO using the body injection-locked coupling technique. *Microwave and Wireless Components letters, IEEE*, 19(4):230–232, 2009.

[17] Lo, Yu-Lung and Yang, Wei-Bin and Chao, Ting-Sheng and Cheng, Kuo-Hsing. Designing an ultralow-voltage phase-locked loop using a bulk-driven technique. *Circuits and Systems II: Express Briefs, IEEE Transactions on*, 56(5):339–343, 2009.

[18] Chao Lu, V. Raghunathan, and K. Roy. Micro-scale energy harvesting: A system design perspective. In *Design Automation Conference (ASP-DAC), 2010 15th Asia and South Pacific*, str. 89–94, 2010.

[19] Pandey, Jagdish and Otis, Brian P. A sub-100 μ W MICS/ISM band transmitter based on injection-locking and frequency multiplication. *Solid-State Circuits, IEEE Journal of*, 46(5):1049–1058, 2011.

[20] Bassi, G. and Colalongo, L. and Richelli, A. and Kovacs-Vajna, Z. A 150mV-1.2V fully-integrated DC-DC converter for Thermal Energy Harvesting. In *Power Electronics, Electrical Drives, Automation and Motion (SPEEDAM), 2012 International Symposium on*, str. 331–334, June 2012.

[21] Zhang, Renyuan and Huang, Zhangcai and Inoue, Yasuaki. A low breakdown-voltage charge pump based on Cockcroft-Walton structure. In *ASIC, 2009. ASICON'09. IEEE 8th International Conference on*, str. 328–331. IEEE, 2009.

[22] Yi-Hsin Weng, Hui-Wen Tsai, and Ming-Dou Ker. Design of charge pump circuit in low-voltage CMOS process with suppressed return-back leakage current. In *IC Design and Technology (ICICDT), 2010 IEEE International Conference on*, str. 155–158, 2010.

[23] Ming-Dou Ker, Shih-Lun Chen, and Chia-Shen Tsai. Design of charge pump circuit with consideration of gate-oxide reliability in low-voltage CMOS processes. *Solid-State Circuits, IEEE Journal of*, 41(5):1100–1107, 2006.

[24] Gaetano Palumbo and Domenico Pappalardo. Charge pump circuits: An overview on design strategies and topologies. *Circuits and Systems Magazine, IEEE*, 10(1):31–45, 2010.

[25] TEC1-07103. *Datasheet*. Thermonamic Electronics(Jiangxi) Corp., Ltd., 2013.

[26] TEC1-07108. *Datasheet*. Thermonamic Electronics(Jiangxi) Corp., Ltd., 2014.

[27] TES1-12704. *Datasheet*. Hebei I.T. (Shanghai) Co., Ltd, Rev 2.03.

[28] MCHPE-288-10-05-E. *Datasheet*. multicomp, Rev 1.0.

[29] MCPE-241-10-13. *Datasheet*. multicomp, Rev 1.1.

[30] SHMU. *Climatological services/Climagrams/Air temperature*. Slovak hydrometeorological institute (Slovenský hydrometeorologický ústav), 2014.

Publikácie autora

[GN1] Daniel Arbet, Gabriel Nagy, Gábor Gyepes, and Viera Stopjaková. Design of Rail-to-Rail Operational Amplifier with Offset Cancelation in 90nm Technology. *Applied Electronics 2012*, str. 17–20, 2012.

[GN2] Gabriel Nagy, Daniel Arbet, and Viera Stopjaková. Digital Methods of Offset Compensation in 90nm CMOS Operational Amplifiers. *2013 IEEE 16th International Symposium on Design and Diagnostics of Electronic Circuits & Systems*, str. 124–127, 2013.

[GN3] Daniel Arbet, Gabriel Nagy, Viera Stopjaková, and Martin Kováč. Digital offset calibration of an OPAMP towards improving static parameters of 90 nm CMOS DAC. *Radioengineering*, 23(3):931–938, 2014.

[GN4] Daniel Arbet, Gabriel Nagy, Viera Stopjaková, and Gábor Gyepes. A self-calibrated binary weighted DAC in 90nm CMOS technology. *29th International conference on microelectronics: MIEL 2014*, str. 383–386, 2014.

[GN5] Viera Stopjaková, Gabriel Nagy, Daniel Arbet, Libor Majer, and Gábor Gyepes. Low-Power Readout IC with High Dynamic Range for MCM-Based Noise Dosimeter. *Applied Electronics 2013*, str. 275–278, 2013.

[GN6] Daniel Arbet, Viera Stopjaková, Martin Kováč, Lukáš Nagy, and Gabriel Nagy. Design of cmos readout frontend circuit for mems capacitive microphones. *Facta Universitatis*, 28(2):263–274, 2015.

[GN7] Daniel Arbet, Gabriel Nagy, Martin Kováč, Viera Stopjaková, and Lukáš Nagy. Readout interface for capacitive MEMS microphone in CMOS technology. *MIXDES 2015 : 22nd International Conference of Mixed Design of Integrated Circuits and Systems*, str. 370–374, 2015.

[GN8] Roman Záluský, Daniela Ďuračková, Viera Stopjaková, Daniel Arbet, Gabriel Nagy, Lukáš Nagy, Vladimír Sedlák, and Tomáš Kováčik. Automated evaluation and test of readout interface for MEMS microphone prototype chips. *APCOM 2015 : Proceedings of the 21th international conference on applied physics of condensed matter*, str. 212–215, 2015.

[GN9] Daniel Arbet, Gabriel Nagy, Martin Kováč, and Viera Stopjaková. Fully Differential Difference Amplifier for Low-Noise and Low-Distortion Applications. *Journal of Circuits, Systems and Computers*, 25(03):1640019, 2016.

[GN10] Daniel Arbet, Martin Kováč, Gabriel Nagy, and Viera Stopjaková. High dynamic range and low distortion fully differential difference amplifier in CMOS. In *Radioelektronika (RADIOELEKTRONIKA), 2015 25th International Conference*, str. 114–117, April 2015.

[GN11] Daniel Arbet, Gabriel Nagy, Martin Kováč, and Viera Stopjaková. Fully differential difference amplifier for low-noise applications. *2015 IEEE 18th International Symposium on Design and Diagnostics of Electronic Circuits & Systems*, str. 57–62, 2015.

[GN12] Gábor Gyepes, Viera Stopjaková, Daniel Arbet, Gabriel Nagy, and Libor Majer. A Robust Multipurpose PLL with Lock Detector Designed in 0.35 um CMOS Technology. *Applied Electronics 2013*, str. 85–88, 2013.

[GN13] Martin Kováč, Viera Stopjaková, Gabriel Nagy, and Daniel Arbet. Investigation of UWB antenna on-chip integration in CMOS process towards energy-autonomous implantable biosensors. *Proceedings of International Conference on Mobile and Information Technologies in Medicine and Health 2014*, str. [4] s, 2014.

[GN14] Martin Kováč, Gabriel Nagy, Viera Stopjaková, , and Daniel Arbet. Design of CMOS integrated UWB antenna for implantable biosensors. *Proceedings of Papers TELFOR 2014*, str. 360–363, 2014.

[GN15] Martin Kováč, Viera Stopjaková, Daniel Arbet, and Gabriel Nagy. Novel approach to gain enhancement of an antenna integrated in 90 nm CMOS process. *ADEPT 2015: 3rd international conference on advances in electronic and photonic technologies*, str. 128–131, 2015.

[GN16] Gabriel Nagy and Viera Stopjaková. Obnoviteľné zdroje energie pre bezdrôtové integrované systémy. *Počítačové architektury a diagnostika PAD 2013*, str. 15–20, 2013.

[GN17] Gabriel Nagy and Viera Stopjaková. Analysis of Possible Energy Sources Suitable for On-Chip Energy Harvesting Systems. *ELITECH 13 [elektronický zdroj]*, str. [4] s, 2013.

[GN18] Gabriel Nagy and Viera Stopjaková. Human body as an energy source for a wireless biomonitoring. *Proceedings of the 6th international young biomedical engineers and researchers conference [elektronický zdroj]*, str. 16–21, 2014.

[GN19] Gabriel Nagy and Viera Stopjaková. Energeticky-autonómny biomonitorovací systém. *Počítačové architektury a diagnostika PAD 2014 [elektronický zdroj]*, str. 105–110, 2014.

[GN20] Gabriel Nagy and Viera Stopjaková. The tempetature gradient as an energy source for a wirelless biomonitoring system. *ELITECH´14 [elektronický zdroj]*, str. [5] s, 2014.

[GN21] Viera Stopjaková and Gabriel Nagy. Zberače energie - cesta k energetickej autonómnosti prenosných biomonitorovacích zariadení. *Transfer*, 7(2):16–17, 2015.

[GN22] Gabriel Nagy, Viera Stopjaková, and Daniel Arbet. Analysis and evaluation of charge-pumps realizable in 90nm CMOS technology. *Radioelektronika 2014 : Proceedings of 24th International Conference*, str. 51–54, 2014.

[GN23] Gabriel Nagy, Viera Stopjaková, Martin Kováč, and Daniel Arbet. Design and comparison of charge pumps for energy harvesters in 90 nm CMOS process. *ADEPT 2015: 3rd international conference on advances in electronic and photonic technologies*, str. 132–135, 2015.

[GN24] Gabriel Nagy, Daniel Arbet, Viera Stopjaková, and Martin Kováč. Novel CMOS bulk-driven charge-pump for ultra low input voltage. *Radioengineering*, 25(2):321–331, June 2016.