

Stanovisko

habilitačnej komisie na udelenie titulu docent

Ing. Lukášovi Nagyovi, PhD. v odbore habilitačného konania a inauguračného konania
Elektronika.

Stanovisko vypracovala habilitačná komisia v zložení:

- Predseda:** prof. Ing. Ivan Hotový, DrSc. – Fakulta elektrotechniky a informatiky,
Slovenská technická univerzita v Bratislave
- Členovia:** prof. Ing. Miroslav Husák, CSc. – Fakulta elektrotechnická, České vysoké učení
technické v Praze
prof. Ing. Ján Šaliga, PhD. – Fakulta elektrotechniky a informatiky, Technická
univerzita v Košiciach
- Oponenti:** prof. Ing. Jiří Jakovenko, PhD. – Fakulta elektrotechnická, České vysoké učení
technické v Praze
prof. Ing. Dušan Pudiš, PhD. – Fakulta elektrotechniky a informačných
technológií, Žilinská univerzita v Žiline
doc. Ing. Roman Šotner, PhD. – Fakulta elektrotechniky a komunikačných
technológií, Vysoké učení technické v Brně

1. Základné údaje o uchádzačovi:

Meno: Lukáš Nagy

Dátum a miesto narodenia: 22.04. 1985, Myjava

Pracovisko: Ústav elektroniky a fotoniky, Fakulta elektrotechniky a informatiky,
Slovenská technická univerzita v Bratislave

Akademické a vedecké hodnosti: Ing., PhD.

- 2. Názov habilitačnej práce:** „Príspevok k ultra nízkonapäťovým a nízkopríkonovým
systémom na čipe“.
- 3. Názov habilitačnej prednášky:** „EKV model MOS tranzistora v „bulk-driven“ metodike
návrhu IO“.
- 4. Termín a miesto konania habilitačnej prednášky:** 13.03. 2025 o 11:00 hod. v zasadačke
dekana, Fakulta elektrotechniky a informatiky STU v Bratislave, Ilkovičova 3,
841 04 Bratislava.
- 5. Termín a miesto konania obhajoby habilitačnej práce:** 13.03. 2025 o 11:00 hod. v
zasadačke dekana, Fakulta elektrotechniky a informatiky STU v Bratislave, Ilkovičova 3,
841 04 Bratislava.

6. Stanovisko oponentov habilitačnej práce:

prof. Ing. Jiří Jakovenko, PhD. – Fakulta elektrotechnická, ČVUT v Praze

Z predloženej práce plyne, že se habilitant uvedenou problematikou zabýval velmi podrobně a obeznámil se s nezbytnou problematikou týkající se návrhu analogových integrovaných obvodů s nízkou spotřebou, tak i s praktickým návrhem čipu a experimentálním testováním. Ing. Nagy řešil svoji práci samostatně a jeho vlastní podíl na původnosti řešení je neoddiskutovatelný. Závěry publikované v předložené práci mají nepochybný význam pro návrh analogových nízko příkonových integrovaných obvodů.

prof. Ing. Dušan Pudiš, PhD. – FEIT, Žilinská univerzita v Žiline

Po preštudovaní predložených materiálov a verejne dostupných materiálov konštatujem, že Ing. Lukáš Nagy, PhD. je vedeckou osobnosťou s vedeckými skúsenosťami a s dobrou pedagogickou schopnosťou vzdelávať mladú generáciu v oblasti polovodičových logických prvkov a obvodov s dôrazom na návrhové schopnosti. Zároveň spĺňa všetky kritériá vyžadované pre úspešné habilitačné konanie aj po formálnej stránke v rámci všetkých hodnotených parametrov.

doc. Ing. Roman Šotner, PhD. – FEKT, Vysoké učení technické v Brně

Téma práce spadá do oboru habilitace a je aktuální vzhledem k současnému stavu vědy, práce obsahuje nové originální informace, výsledky byly publikované na mezinárodní úrovni (již získaly a získávají citační ohlas a uznání vědeckou komunitou) a mají i praktický dopad. Uchazeč Dr. Nagy zcela splňuje vysoké odborné, vědecké, pedagogické i osobnostní požadavky pro docentskou akademickou pozici a jedná se o uznávaného experta. Na základě předložených dokumentů doporučuji práci k obhajobě a podporuji jmenované Dr. Nagyho docentem v oboru Elektronika.

7. Hodnotenie habilitačnej práce habilitačnou komisiou:

Habilitačná práca poskytuje príspevok k problematike ultra nízkonapäťových a nízkopříkonových systémov na čipe, ktoré prispievajú k zníženiu príkonu novonavrhovaných integrovaných obvodov. Sú tu kriticky rozobraté nutnosti presného modelovania vlastností MOS tranzistorov nanometrových rozmerov ako aj optimalizácia a ručný návrh ochranných EDS štruktúr na báze uzemnených MOS tranzistorov. Autor venuje pozornosť aj návrhu a analýze napäťového komparátora pracujúceho s veľmi nízkym napätím pod 0,4V.

Predložená práca podrobne vysvetľuje naplnenie vízie o plne integrovanom RF zberači energie, pričom sa kladie dôraz na schopnosť systému pracovať s ultra nízkymi hodnotami napätia a príkonu.

Habilitant sa sústredil na vývoj kompaktného škálovateľného modelu EKV tranzistora s možnosťou využitia neštandardnej návrhovej metodiky riadenia vlastností MOS tranzistora, pričom porovnáva výsledky experimentálnych meraní získaných z prototypových vzoriek čipov vyrobených v 130 nm technológii s výsledkami svojich simulácií. Pri optimalizácii vnútornej spotreby ochranných ESD štruktúr bol vytvorený VerilogA behaviorálny model pre obvodový simulátor, ktorý poskytuje presnú informáciu o spotrebe periférnych obvodových prvkov IO. Prínosom sa javí aj vývoj komparátora, v rámci ktorého bola navrhnutá modifikovaná topológia v 65 nm CMOS technológii, pričom parametre obvodu boli hĺbkovo verifikované pomocou simulácií z vyestrahovanými parazitami.

Oponenti habilitačnej práce, ako aj členovia habilitačnej komisie jednoznačne potvrdili, že predložená práca spĺňa požadované kritériá FEI STU v Bratislave na habilitáciu.

8. Hodnotenie habilitačnej prednášky habilitačnou komisiou:

Habilitant vo svojej prednáške prezentoval výsledky svojej doterajšej vedeckej a výskumnej práce ako aj aktuálnu situáciu a nové poznatky v oblasti návrhu analógových a zmiešaných systémov na čipe s ultra nízkou hodnotou napájacieho napätia. Prednáška bola zameraná na základné vlastnosti a princíp návrhu zberačov energie integrovaných na jednom čipe, so zameraním sa na budúci vývoj plne integrovaného zberača energie, pričom bolo zdôraznené, že pre úspešný vývoj akéhokoľvek obvodu pracujúceho s ultra nízkym napätím je potrebný presný simulačný model ako aj často krát nekonvenčné dizajnérske postupy či topológie obvodov.

Habilitačná prednáška sa vyznačovala vysoko odborným zvládnutím prezentovanej problematiky a mala veľmi dobrú pedagogickú úroveň. V diskusii habilitant fundovane zodpovedal na všetky položené otázky.

9. Stanovisko habilitačnej komisie k výsledkom pedagogickej, vedeckovýskumnej a odbornej činnosti

Pedagogická činnosť:

Habilitant viedol a vedie pravidelne od svojho nástupu na FEI STU v roku 2011 cvičenia z predmetov Návrh a spoľahlivosť IO a systémov, Automatizovaný návrh IO, Logické systémy, Číslicové a impulzové obvody, Návrh a diagnostika IO, pričom pripravil Zbierku riešených príkladov v predmete Logické systémy. V súčasnosti sa podieľa aj na prednáškach z predmetov: Logické systémy, Programovateľné IO, Rekonfigurovateľné elektronické systémy a Spoľahlivé digitálne systémy. Úspešne viedol 9 študentov v rámci ich bakalárskej práce a 8 študenti úspešne obhájili pod jeho vedením diplomovú prácu. Menovaný je Vedeckou radou FEI STU schváleným členom skúšobných komisií pre bakalársky a inžiniersky stupeň vzdelávania.

Vedeckovýskumná činnosť:

Habilitant bol riešiteľom spolu 14 výskumných projektov VEGA, APVV, ako aj medzinárodných EU projektov H2020 v rámci platformy ECSEL, ktoré boli úspešne ukončené, pričom niektoré projekty ešte stále prebiehajú. V projekte VEGA s názvom Rozvoj modelovania MOS tranzistorov pre návrh ultra nízkonapätových IO v nanotechnológiach je habilitant zodpovedným riešiteľom.

Podľa predloženej publikačnej činnosti habilitant prezentoval ako autor a spoluautor 74 príspevkov, z toho 6 prác v kategórii A+, 11 prác v kategórii A, 46 prác v kategórii A-. Je spoluautor 2 kapitol vo vysokoškolských učebniciach vydaných v zahraničí. Na svojej publikačnej aktivite eviduje 99 citácií v databázach WOS alebo Scopus.

Odborná činnosť:

Je členom programového výboru medzinárodného sympózia IEEE International Symposium on Design and Diagnostics of Electronic Circuits and Systems (DDECS) od roku 2016 ako aj medzinárodnej konferencie IEEE International Conference RADIOELEKTRONIKA. Pravidelne recenzuje vedecké články v časopisoch a zborníkoch.

10. Odporúčanie habilitačnej komisie pre VR FEI STU:

Habilitačná komisia v zmysle kritérií FEI STU a vyhlášky MŠVVaŠ SR č. 246/2019 Z.z. o postupe získavania vedecko-pedagogických titulov alebo umelecko-pedagogických titulov docent a profesor, po preštudovaní predložených dokladov, na základe oponentských posudkov, odborného posúdenia úrovne prednesenej habilitačnej prednášky a výsledku obhajoby habilitačnej práce konštatuje, že

Ing. Lukáš Nagy, PhD.

spĺňa podmienky na udelenie titulu docent a **odporúča** jeho udelenie v odbore habilitačného konania a inauguračného konania Elektronika.

Predseda habilitačnej komisie (podpis):

prof. Ing. Ivan Hotový, DrSc.,
ÚEF FEI STU v Bratislave

.....

Členovia komisie (podpisy):

prof. Ing. Miroslav Husák, CSc.,
Fakulta elektrotechnická, ČVUT v Praze

.....

prof. Ing. Ján Šaliga, PhD.,
Fakulta elektrotechniky a informatiky, TU v Košiciach

.....

Bratislava, 13.03.2025